

VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS

Absender: MIT DER INTERNATIONALEN VORLÄUFIGEN
PRÜFUNG BEAUFTRAGTE BEHÖRDE

An:	
HEITSCH Wolfgang Göhlsdorfer Strasse 25g 14778 Jeserig ALLEMANNE, UHR, SPEICH & PARTNER EINGEGANGEN/RECEIVED 22. Aug. 2001 BERLIN	Eingegangen 18. 2001 Patentanwalt W. Heitsch

PCT

MITTEILUNG ÜBER DIE ÜBERSENDUNG
DES INTERNATIONALEN VORLÄUFIGEN
PRÜFUNGSBERICHTS

Cpe
-> a. Ph. v. Off. 24
(Regel 71.1 PCT)

Absendedatum
(Tag/Monat/Jahr) 16.08.2001

Aktenzeichen des Anmelders oder Anwalts IHP.184.PCT	WICHTIGE MITTEILUNG	
Internationales Aktenzeichen PCT/DE00/01385	Internationales Anmeldedatum (Tag/Monat/Jahr) 26/04/2000	Prioritätsdatum (Tag/Monat/Jahr) 05/06/1999
Anmelder INSTITUT FÜR HALBLEITERPHYSIK		


1. Dem Anmelder wird mitgeteilt, daß ihm die mit der internationalen vorläufigen Prüfung beauftragte Behörde hiermit den zu der internationalen Anmeldung erstellten internationalen vorläufigen Prüfungsbericht, gegebenenfalls mit den dazugehörigen Anlagen, übermittelt.
2. Eine Kopie des Berichts wird - gegebenenfalls mit den dazugehörigen Anlagen - dem Internationalen Büro zur Weiterleitung an alle ausgewählten Ämter übermittelt.
3. Auf Wunsch eines ausgewählten Amtes wird das Internationale Büro eine Übersetzung des Berichts (jedoch nicht der Anlagen) ins Englische anfertigen und diesem Amt übermitteln.

4. ERINNERUNG

Zum Eintritt in die nationale Phase hat der Anmelder vor jedem ausgewählten Amt innerhalb von 30 Monaten ab dem Prioritätsdatum (oder in manchen Ämtern noch später) bestimmte Handlungen (Einreichung von Übersetzungen und Entrichtung nationaler Gebühren) vorzunehmen (Artikel 39 (1)) (siehe auch die durch das Internationale Büro im Formblatt PCT/IB/301 übermittelte Information).

Ist einem ausgewählten Amt eine Übersetzung der internationalen Anmeldung zu übermitteln, so muß diese Übersetzung auch Übersetzungen aller Anlagen zum internationalen vorläufigen Prüfungsbericht enthalten. Es ist Aufgabe des Anmelders, solche Übersetzungen anzufertigen und den betroffenen ausgewählten Ämtern direkt zuzuleiten.

Weitere Einzelheiten zu den maßgebenden Fristen und Erfordernissen der ausgewählten Ämter sind Band II des PCT-Leitfadens für Anmelder zu entnehmen.

Name und Postanschrift der mit der internationalen Prüfung beauftragten Behörde  Europäisches Patentamt D-80298 München Tel. +49 89 2399 - 0 Tx: 523656 epmu d Fax: +49 89 2399 - 4465	Bevollmächtigter Bediensteter Röhner, M Tel. +49 89 2399-2294
--	---



PATENT COOPERATION TREATY

WO 00/76057
PCT/DE00/01385

PCT

NOTICE INFORMING THE APPLICANT OF THE COMMUNICATION OF THE INTERNATIONAL APPLICATION TO THE DESIGNATED OFFICES

(PCT Rule 47.1(c), first sentence)

From the INTERNATIONAL BUREAU

To:

HEITSCH, Wolfgang
Göhlsdorfer Strasse 25 g
D-14778 Jeserig
ALLEMAGNE

Eingegangen

22 DEZ. 2000

Patentanwalt
W. Heitsch

Ge.

Date of mailing (day/month/year) 14 December 2000 (14.12.00)		
Applicant's or agent's file reference IHP.184.PCT		IMPORTANT NOTICE
International application No. PCT/DE00/01385	International filing date (day/month/year) 26 April 2000 (26.04.00)	Priority date (day/month/year) 05 June 1999 (05.06.99)
Applicant INSTITUT FÜR HALBLEITERPHYSIK FRANKFURT (ODER) GMBH et al		

1. Notice is hereby given that the International Bureau has communicated, as provided in Article 20, the international application to the following designated Offices on the date indicated above as the date of mailing of this Notice:

US

In accordance with Rule 47.1(c), third sentence, those Offices will accept the present Notice as conclusive evidence that the communication of the international application has duly taken place on the date of mailing indicated above and no copy of the international application is required to be furnished by the applicant to the designated Office(s).

2. The following designated Offices have waived the requirement for such a communication at this time:

EP,JP

The communication will be made to those Offices only upon their request. Furthermore, those Offices do not require the applicant to furnish a copy of the international application (Rule 49.1(a-bis)).

3. Enclosed with this Notice is a copy of the international application as published by the International Bureau on 14 December 2000 (14.12.00) under No. WO 00/76057

REMINDER REGARDING CHAPTER II (Article 31(2)(a) and Rule 54.2)

If the applicant wishes to postpone entry into the national phase until 30 months (or later in some Offices) from the priority date, a **demand for international preliminary examination** must be filed with the competent International Preliminary Examining Authority before the expiration of 19 months from the priority date.

It is the applicant's sole responsibility to monitor the 19-month time limit.

Note that only an applicant who is a national or resident of a PCT Contracting State which is bound by Chapter II has the right to file a demand for international preliminary examination.

REMINDER REGARDING ENTRY INTO THE NATIONAL PHASE (Article 22 or 39(1))

If the applicant wishes to proceed with the international application in the **national phase**, he must, within 20 months or 30 months, or later in some Offices, perform the acts referred to therein before each designated or elected Office.

For further important information on the time limits and acts to be performed for entering the national phase, see the Annex to Form PCT/IB/301 (Notification of Receipt of Record Copy) and Volume II of the PCT Applicant's Guide.

The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland Facsimile No. (41-22) 740.14.35	Authorized officer <p style="text-align: center;">J. Zahra</p> Telephone No. (41-22) 338.83.38
--	---

Continuation of Form PCT/IB/308

**NOTICE INFORMING THE APPLICANT OF THE COMMUNICATION OF
THE INTERNATIONAL APPLICATION TO THE DESIGNATED OFFICES**

Date of mailing (day/month/year) 14 December 2000 (14.12.00)	IMPORTANT NOTICE
Applicant's or agent's file reference IHP.184.PCT	International application No. PCT/DE00/01385
<p>The applicant is hereby notified that, at the time of establishment of this Notice, the time limit under Rule 46.1 for making amendments under Article 19 has not yet expired and the International Bureau had received neither such amendments nor a declaration that the applicant does not wish to make amendments.</p>	

VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT
AUF DEM GEBIET DES PATENTWESENS

PCT

INTERNATIONALER RECHERCHENBERICHT

(Artikel 18 sowie Regeln 43 und 44 PCT)

Aktenzeichen des Anmelders oder Anwalts IHP. 184. PCT	WEITERES VORGEHEN siehe Mitteilung über die Übermittlung des internationalen Recherchenberichts (Formblatt PCT/ISA/220) sowie, soweit zutreffend, nachstehender Punkt 5	
Internationales Aktenzeichen PCT/DE 00/ 01385	Internationales Anmeldedatum (Tag/Monat/Jahr) 26/04/2000	(Frühestes) Prioritätsdatum (Tag/Monat/Jahr) 05/06/1999
Anmelder INSTITUT FÜR HALBLEITERPHYSIK		

Dieser internationale Recherchenbericht wurde von der Internationalen Recherchenbehörde erstellt und wird dem Anmelder gemäß Artikel 18 übermittelt. Eine Kopie wird dem Internationalen Büro übermittelt.

Dieser internationale Recherchenbericht umfaßt insgesamt 2 Blätter.



Darüber hinaus liegt ihm jeweils eine Kopie der in diesem Bericht genannten Unterlagen zum Stand der Technik bei.

1. Grundlage des Berichts

- a. Hinsichtlich der **Sprache** ist die internationale Recherche auf der Grundlage der internationalen Anmeldung in der Sprache durchgeführt worden, in der sie eingereicht wurde, sofern unter diesem Punkt nichts anderes angegeben ist.



Die internationale Recherche ist auf der Grundlage einer bei der Behörde eingereichten Übersetzung der internationalen Anmeldung (Regel 23.1 b)) durchgeführt worden.

- b. Hinsichtlich der in der internationalen Anmeldung offenbaren **Nucleotid- und/oder Aminosäuresequenz** ist die internationale Recherche auf der Grundlage des Sequenzprotokolls durchgeführt worden, das



in der internationalen Anmeldung in schriftlicher Form enthalten ist.



zusammen mit der internationalen Anmeldung in computerlesbarer Form eingereicht worden ist.



bei der Behörde nachträglich in schriftlicher Form eingereicht worden ist.



bei der Behörde nachträglich in computerlesbarer Form eingereicht worden ist.



Die Erklärung, daß das nachträglich eingereichte schriftliche Sequenzprotokoll nicht über den Offenbarungsgehalt der internationalen Anmeldung im Anmeldezeitpunkt hinausgeht, wurde vorgelegt.



Die Erklärung, daß die in computerlesbarer Form erfaßten Informationen dem schriftlichen Sequenzprotokoll entsprechen, wurde vorgelegt.

2. ☐ Bestimmte Ansprüche haben sich als nicht recherchierbar erwiesen (siehe Feld I).

3. ☐ Mangelnde Einheitlichkeit der Erfindung (siehe Feld II).

4. Hinsichtlich der **Bezeichnung der Erfindung**



wird der vom Anmelder eingereichte Wortlaut genehmigt.



wurde der Wortlaut von der Behörde wie folgt festgesetzt:

5. Hinsichtlich der **Zusammenfassung**



wird der vom Anmelder eingereichte Wortlaut genehmigt.



wurde der Wortlaut nach Regel 38.2b) in der in Feld III angegebenen Fassung von der Behörde festgesetzt. Der Anmelder kann der Behörde innerhalb eines Monats nach dem Datum der Absendung dieses internationalen Recherchenberichts eine Stellungnahme vorlegen.

6. Folgende Abbildung der **Zeichnungen** ist mit der Zusammenfassung zu veröffentlichen: Abb. Nr. 1



wie vom Anmelder vorgeschlagen



weil der Anmelder selbst keine Abbildung vorgeschlagen hat



weil diese Abbildung die Erfindung besser kennzeichnet



keine der Abb.

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/EP 00/01385

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

IPK 7 H03B5/12

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 H03B

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	EP 0 911 960 A (ALPS ELECTRIC CO LTD) 28. April 1999 (1999-04-28) Spalte 3, Zeile 52 - Spalte 4, Zeile 48; Abbildung 1	1,2
X	US 5 808 531 A (NAKANO KAZUHIRO) 15. September 1998 (1998-09-15) Spalte 5, Zeile 6 - Zeile 50; Abbildung 1	1,2



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderscher Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderscher Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

16. Oktober 2000

Absenddatum des internationalen Recherchenberichts

23/10/2000

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Beasley-Suffolk, D

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE 00/01385

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
EP 0911960 A	28-04-1999	JP 11127028 A	11-05-1999
US 5808531 A	15-09-1998	JP 9148888 A	06-06-1997
		DE 19647383 A	22-05-1997
		KR 173833 B	01-04-1999

VERTRAG ÜBER INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS

PCT

INTERNATIONALER VORLÄUFIGER PRÜFUNGSBERICHT

(Artikel 36 und Regel 70 PCT)

Aktenzeichen des Anmelders oder Anwalts IHP.184.PCT	WEITERES VORGEHEN siehe Mitteilung über die Übersendung des internationalen vorläufigen Prüfungsberichts (Formblatt PCT/IPEA/416)	
Internationales Aktenzeichen PCT/DE00/01385	Internationales Anmeldedatum (Tag/Monat/Jahr) 26/04/2000	Prioritätsdatum (Tag/Monat/Tag) 05/06/1999
Internationale Patentklassifikation (IPK) oder nationale Klassifikation und IPK H03B5/12		
Anmelder INSTITUT FÜR HALBLEITERPHYSIK		

1. Dieser internationale vorläufige Prüfungsbericht wurde von der mit der internationalen vorläufigen Prüfung beauftragten Behörde erstellt und wird dem Anmelder gemäß Artikel 36 übermittelt.



2. Dieser BERICHT umfaßt insgesamt 5 Blätter einschließlich dieses Deckblatts.

☒ Außerdem liegen dem Bericht ANLAGEN bei; dabei handelt es sich um Blätter mit Beschreibungen, Ansprüchen und/oder Zeichnungen, die geändert wurden und diesem Bericht zugrunde liegen, und/oder Blätter mit vor dieser Behörde vorgenommenen Berichtigungen (siehe Regel 70.16 und Abschnitt 607 der Verwaltungsrichtlinien zum PCT).

Diese Anlagen umfassen insgesamt 12 Blätter.

3. Dieser Bericht enthält Angaben zu folgenden Punkten:

- I ☒ Grundlage des Berichts
- II ☐ Priorität
- III ☐ Keine Erstellung eines Gutachtens über Neuheit, erfinderische Tätigkeit und gewerbliche Anwendbarkeit
- IV ☐ Mangelnde Einheitlichkeit der Erfindung
- V ☒ Begründete Feststellung nach Artikel 35(2) hinsichtlich der Neuheit, der erfinderischen Tätigkeit und der gewerblichen Anwendbarkeit; Unterlagen und Erklärungen zur Stützung dieser Feststellung
- VI ☐ Bestimmte angeführte Unterlagen
- VII ☐ Bestimmte Mängel der internationalen Anmeldung
- VIII ☒ Bestimmte Bemerkungen zur internationalen Anmeldung

Datum der Einreichung des Antrags 07/12/2000	Datum der Fertigstellung dieses Berichts 16.08.2001
Name und Postanschrift der mit der internationalen vorläufigen Prüfung beauftragten Behörde:  Europäisches Patentamt D-80298 München Tel. +49 89 2399 - 0 Tx: 523656 epmu d Fax: +49 89 2399 - 4465	Bevollmächtigter Bediensteter Wichert, B Tel. Nr. +49 89 2399 2454 

I. Grundlage des Berichts

1. Hinsichtlich der **Bestandteile** der internationalen Anmeldung (*Ersatzblätter, die dem Anmeldeamt auf eine Aufforderung nach Artikel 14 hin vorgelegt wurden, gelten im Rahmen dieses Berichts als "ursprünglich eingereicht" und sind ihm nicht beigefügt, weil sie keine Änderungen enthalten (Regeln 70.16 und 70.17)*):
Beschreibung, Seiten:

1-9 eingegangen am 21/03/2001 mit Schreiben vom 20/03/2001

Patentansprüche, Nr.:

1-14 eingegangen am 21/03/2001 mit Schreiben vom 20/03/2001

Zeichnungen, Blätter:

1/7-7/7 ursprüngliche Fassung

2. Hinsichtlich der **Sprache**: Alle vorstehend genannten Bestandteile standen der Behörde in der Sprache, in der die internationale Anmeldung eingereicht worden ist, zur Verfügung oder wurden in dieser eingereicht, sofern unter diesem Punkt nichts anderes angegeben ist.

Die Bestandteile standen der Behörde in der Sprache: zur Verfügung bzw. wurden in dieser Sprache eingereicht; dabei handelt es sich um

- ☐ die Sprache der Übersetzung, die für die Zwecke der internationalen Recherche eingereicht worden ist (nach Regel 23.1(b)).
- ☐ die Veröffentlichungssprache der internationalen Anmeldung (nach Regel 48.3(b)).
- ☐ die Sprache der Übersetzung, die für die Zwecke der internationalen vorläufigen Prüfung eingereicht worden ist (nach Regel 55.2 und/oder 55.3).

3. Hinsichtlich der in der internationalen Anmeldung offenbarten **Nucleotid- und/oder Aminosäuresequenz** ist die internationale vorläufige Prüfung auf der Grundlage des Sequenzprotokolls durchgeführt worden, das:

- ☐ in der internationalen Anmeldung in schriftlicher Form enthalten ist.
- ☐ zusammen mit der internationalen Anmeldung in computerlesbarer Form eingereicht worden ist.
- ☐ bei der Behörde nachträglich in schriftlicher Form eingereicht worden ist.
- ☐ bei der Behörde nachträglich in computerlesbarer Form eingereicht worden ist.
- ☐ Die Erklärung, daß das nachträglich eingereichte schriftliche Sequenzprotokoll nicht über den Offenbarungsgehalt der internationalen Anmeldung im Anmeldezeitpunkt hinausgeht, wurde vorgelegt.
- ☐ Die Erklärung, daß die in computerlesbarer Form erfassten Informationen dem schriftlichen Sequenzprotokoll entsprechen, wurde vorgelegt.

4. Aufgrund der Änderungen sind folgende Unterlagen fortgefallen:

INTERNATIONALER VORLÄUFIGER PRÜFUNGSBERICHT

Internationales Aktenzeichen PCT/DE00/01385

- ☐ Beschreibung, Seiten:
☐ Ansprüche, Nr.:
☐ Zeichnungen, Blatt:

5. ☐ Dieser Bericht ist ohne Berücksichtigung (von einigen) der Änderungen erstellt worden, da diese aus den angegebenen Gründen nach Auffassung der Behörde über den Offenbarungsgehalt in der ursprünglich eingereichten Fassung hinausgehen (Regel 70.2(c)).

(Auf Ersatzblätter, die solche Änderungen enthalten, ist unter Punkt 1 hinzuweisen; sie sind diesem Bericht beizufügen).

6. Etwaige zusätzliche Bemerkungen:

V. Begründete Feststellung nach Artikel 35(2) hinsichtlich der Neuheit, der erfinderischen Tätigkeit und der gewerblichen Anwendbarkeit; Unterlagen und Erklärungen zur Stützung dieser Feststellung

1. Feststellung

Neuheit (N)	Ja: Ansprüche	1-14
	Nein: Ansprüche	
Erfinderische Tätigkeit (ET)	Ja: Ansprüche	1-14
	Nein: Ansprüche	
Gewerbliche Anwendbarkeit (GA)	Ja: Ansprüche	1-14
	Nein: Ansprüche	

2. Unterlagen und Erklärungen siehe Beiblatt

VIII. Bestimmte Bemerkungen zur internationalen Anmeldung

Zur Klarheit der Patentansprüche, der Beschreibung und der Zeichnungen oder zu der Frage, ob die Ansprüche in vollem Umfang durch die Beschreibung gestützt werden, ist folgendes zu bemerken:
siehe Beiblatt

Verwendete Gegenhaltung:

D1: EP-A-0 911 960 (ALPS ELECTRIC CO LTD) 28. April 1999 (1999-04-28)

Zu Punkt V:

- i) Aus D1, insbesondere Figur 1 ist eine spannungsgesteuerter Oszillator bekannt, bestehend aus
- einem LC-Schwingkreis (7,12,13,8a,8b,9,10) mit mindestens einer Induktivität (8a,8b),
 - einer steuerbaren Schaltvorrichtung (11a,11b), die einen Steuereingang (Bs) besitzt, der an eine veränderliche Gleichspannung angeschlossen ist, und
 - eine weitere Induktivität (9 oder 10) welche parallel zur Induktivität (8a,8b) über die Schaltvorrichtung schaltbar ist.

Vergleichbare spannungsgesteuerte Oszillatoren werden auch in der Anmeldung als Stand der Technik diskutiert.

Bei den aus den verfügbaren Dokumenten zum Stand der Technik bekannten Oszillatoren wird je nach angelegter Steuergleichspannung zwischen zwei Resonanzfrequenzen umgeschaltet, die Schaltvorrichtungen werden mit einer Steuerspannung angesteuert, die für die Dauer des Anliegens dieses Steuergleichspannungswerts die Schaltvorrichtung entweder in einem leitenden oder nichtleitenden Zustand hält.

Keines der verfügbaren Dokumente zum Stand der Technik offenbart einen Oszillator, bei dem eine Schaltvorrichtung so angeordnet ist, daß sie mit der Oszillatorfrequenz periodisch betätigt wird und damit periodisch mit Oszillatorfrequenz die weitere Induktivität der mindestens einen Induktivität parallel oder in Reihe schaltet.

In Folge erfüllt Anspruch 1 die Erfordernisse des PCT bezüglich Neuheit und erfinderischer Tätigkeit (Artikel 33(2) und (3) PCT).

- ii) Die Ansprüche 2 bis 14 sind von Anspruch 1 abhängig und erfüllen damit ebenfalls die Erfordernisse des PCT in bezug auf Neuheit und erfinderische Tätigkeit.

Zu Punkt VIII:

- i) In den Ansprüchen 1 und 2 ist nicht völlig eindeutig klar, dass es sich bei den Induktivitäten in Zeile 8 von Anspruch 1 und in Zeile 2 von Anspruch 2 um die in Zeile 3 von Anspruch 1 genannte mindestens eine Induktivität (L1) handelt. Ferner ist in Anspruch 10 nicht eindeutig klar, dass es sich bei der spannungsgesteuerten Induktivität um die zeitgemittelte wirksame Induktivität, wie in Zeilen 4 und 5 von Anspruch 4 beansprucht, handelt (Artikel 6 PCT).
- ii) In der Beschreibung auf Seite 5 wird in den Gleichungen statt dem in der ursprünglich eingereichten Beschreibung verwendeten Symbol "Wurzel aus" ein Quadrat verwendet (Artikel 34(2)(b) PCT).

PCT

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

(PCT Article 36 and Rule 70)

Applicant's or agent's file reference IHP.184.PCT	FOR FURTHER ACTION See Notification of Transmittal of International Preliminary Examination Report (Form PCT/IPEA/416)	
International application No. PCT/DE00/01385	International filing date (<i>day month year</i>) 26 April 2000 (26.04.00)	Priority date (<i>day month year</i>) 05 June 1999 (05.06.99)
International Patent Classification (IPC) or national classification and IPC H03B 5/12		
Applicant INSTITUT FÜR HALBLEITERPHYSIK FRANKFURT (ODER) GMBH		

1. This international preliminary examination report has been prepared by this International Preliminary Examining Authority and is transmitted to the applicant according to Article 36.

2. This REPORT consists of a total of 5 sheets, including this cover sheet.

☒ This report is also accompanied by ANNEXES, i.e., sheets of the description, claims and/or drawings which have been amended and are the basis for this report and/or sheets containing rectifications made before this Authority (see Rule 70.16 and Section 607 of the Administrative Instructions under the PCT).

These annexes consist of a total of 12 sheets.

3. This report contains indications relating to the following items:

- I ☒ Basis of the report
- II ☐ Priority
- III ☐ Non-establishment of opinion with regard to novelty, inventive step and industrial applicability
- IV ☐ Lack of unity of invention
- V ☒ Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement
- VI ☐ Certain documents cited
- VII ☐ Certain defects in the international application
- VIII ☒ Certain observations on the international application

Date of submission of the demand 07 December 2000 (07.12.00)	Date of completion of this report 16 August 2001 (16.08.2001)
Name and mailing address of the IPEA/EP	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/DE00/01385

I. Basis of the report

1. With regard to the **elements** of the international application:*

- ☐ the international application as originally filed
- ☒ the description:
pages _____, as originally filed
pages _____, filed with the demand
pages 1-9, filed with the letter of 21 March 2001 (21.03.2001)
- ☒ the claims:
pages _____, as originally filed
pages _____, as amended (together with any statement under Article 19
pages _____, filed with the demand
pages 1-14, filed with the letter of 21 March 2001 (21.03.2001)
- ☒ the drawings:
pages 1/7-7/7, as originally filed
pages _____, filed with the demand
pages _____, filed with the letter of _____
- ☐ the sequence listing part of the description:
pages _____, as originally filed
pages _____, filed with the demand
pages _____, filed with the letter of _____

2. With regard to the **language**, all the elements marked above were available or furnished to this Authority in the language in which the international application was filed, unless otherwise indicated under this item.

These elements were available or furnished to this Authority in the following language _____ which is:

- ☐ the language of a translation furnished for the purposes of international search (under Rule 23.1(b)).
- ☐ the language of publication of the international application (under Rule 48.3(b)).
- ☐ the language of the translation furnished for the purposes of international preliminary examination (under Rule 55.2 and/or 55.3).

3. With regard to any **nucleotide and/or amino acid sequence** disclosed in the international application, the international preliminary examination was carried out on the basis of the sequence listing:

- ☐ contained in the international application in written form.
- ☐ filed together with the international application in computer readable form.
- ☐ furnished subsequently to this Authority in written form.
- ☐ furnished subsequently to this Authority in computer readable form.
- ☐ The statement that the subsequently furnished written sequence listing does not go beyond the disclosure in the international application as filed has been furnished.
- ☐ The statement that the information recorded in computer readable form is identical to the written sequence listing has been furnished.

4. ☐ The amendments have resulted in the cancellation of:

- ☐ the description, pages _____
- ☐ the claims, Nos. _____
- ☐ the drawings, sheets/fig _____

5. ☐ This report has been established as if (some of) the amendments had not been made, since they have been considered to go beyond the disclosure as filed, as indicated in the Supplemental Box (Rule 70.2(c)).**

* Replacement sheets which have been furnished to the receiving Office in response to an invitation under Article 14 are referred to in this report as "originally filed" and are not annexed to this report since they do not contain amendments (Rule 70.16 and 70.17).

** Any replacement sheet containing such amendments must be referred to under item 1 and annexed to this report

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.
PCT/DE 00/01385

V. Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability: citations and explanations supporting such statement

1. Statement

Novelty (N)	Claims	1-14	YES
	Claims		NO
Inventive step (IS)	Claims	1-14	YES
	Claims		NO
Industrial applicability (IA)	Claims	1-14	YES
	Claims		NO

2. Citations and explanations

Used document:

D1: EP-A-0 911 960 (ALPS ELECTRIC CO LTD) 28 April 1999
(1999-04-28)

- i) D1, particularly Figure 1, discloses a voltage-controlled oscillator comprising
- an LC oscillating circuit (7, 12, 13, 8a, 8b, 9, 10) with at least one inductor (8a, 8b),
 - a controllable switching device (11a, 11b) comprising a control input (Bs) which is connected to a changeable direct voltage, and
 - a further inductor (9 or 10) which is connected in parallel to the inductor (8a, 8b) by means of the switching device.

The application also discusses comparable voltage-controlled oscillators as prior art.

In the oscillators known from the available prior art documents a switch is made between two resonant frequencies depending on the direct control voltage applied, and the switching devices are operated by

means of a control voltage which, for the period of the application of this direct control voltage value, holds the switching device in either a conductive or a non-conductive state.

None of the available prior art documents discloses an oscillator in which the switching device is arranged such that it is periodically operated using the oscillator frequency and therefore using the oscillator frequency which connects the further inductor to the at least one inductor either in parallel or in series.

Claim 1 therefore meets the requirements of novelty and inventive step (PCT Article 33(2) and (3)).

- ii) Claims 2-14 are dependent on Claim 1 and therefore also meet the PCT requirements as regards novelty and inventive step.

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.
PCT/DE 00/01385

VIII. Certain observations on the international application

The following observations on the clarity of the claims, description, and drawings or on the question whether the claims are fully supported by the description, are made:

- i) It is not entirely clear in Claims 1 and 2 that the inductors in line 8 of Claim 1 and in line 2 of Claim 2 correspond to the at least one inductor (L1) in line 3 of Claim 1.
Moreover, it is not entirely clear in Claim 10 that the voltage-controlled inductor corresponds to the effective inductor averaged over time claimed in lines 4 and 5 of Claim 4 (PCT Article 6).
- ii) In the description on page 5 the equations use a square instead of the symbol "square root" as was used in the originally filed description (PCT Article 34(2)(b)).

IN THE UNITED STATES PATENT AND TRADE MARK OFFICE

VERIFICATION OF TRANSLATION

I, Michael Wallace Richard Turner, Bachelor of Arts, Chartered Patent Attorney, European Patent Attorney, of 1 Horsefair Mews, Romsey, Hampshire SO51 8JG, England, do hereby declare that I am conversant with the English and German languages and that I am a competent translator thereof;

I verify that the attached English translation is a true and correct translation made by me of the attached specification in the German language of International Application PCT/DE00/01385;

I further declare that all statements made herein of my own knowledge are true and that all statements made on information and belief are believed to be true; and further that these statements were made with the knowledge that willful false statements and the like so made are punishable by fine or imprisonment or both under Section 1001 of Title 18 of the United States Code and that such willful false statements may jeopardize the validity of the application or any patent issued thereon.

Date: November 26, 2001

MWR Turner

M W R Turner

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



INTERNATIONAL PATENT CLASSIFICATION

(43) Internationales Veröffentlichungsdatum
14. Dezember 2000 (14.12.2000)

PCT

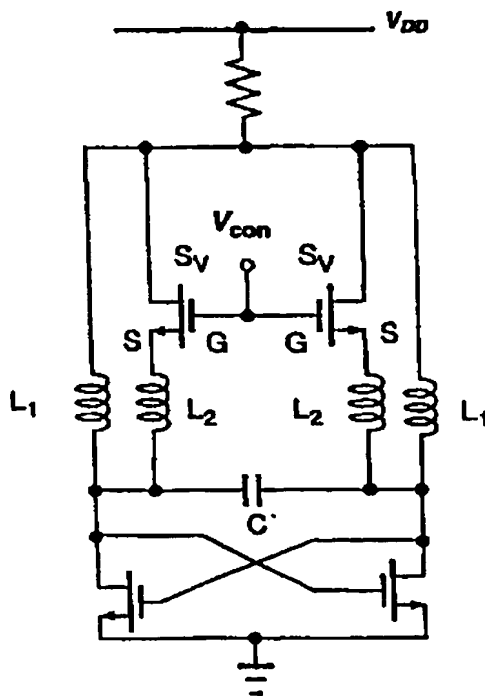
(10) Internationale Veröffentlichungsnummer
WO 00/76057 A1

- (51) Internationale Patentklassifikation⁷: H03B 5/12 (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): INSTITUT FÜR HALBLEITERPHYSIK FRANKFURT (ODER) GMBH [DE/DE]; Im Technologiepark 25, D-15236 Frankfurt (Oder) (DE).
- (21) Internationales Aktenzeichen: PCT/DE00/01385 (72) Erfinder; und (75) Erfinder/Anmelder (nur für US): HERZEL, Frank [DE/DE]; Zehmeplatz 10, D-15230 Frankfurt (Oder) (DE). WEGER, Peter [DE/DE]; Görlitzer Strasse 22, D-15232 Frankfurt (oder) (DE).
- (22) Internationales Anmeldedatum: 26. April 2000 (26.04.2000) (74) Anwalt: HEITSCH, Wolfgang; Göhlsdorfer Strasse 25 g, D-14778 Jeserig (DE).
- (25) Einreichungssprache: Deutsch (81) Bestimmungsstaaten (national): JP, US.
- (26) Veröffentlichungssprache: Deutsch
- (30) Angaben zur Priorität:
199 25 742.6 5. Juni 1999 (05.06.1999) DE
100 21 273.5 26. April 2000 (26.04.2000) DE

[Fortsetzung auf der nächsten Seite]

(54) Title: VOLTAGE-CONTROLLED OSCILLATOR WITH LC RESONANT CIRCUIT

(54) Bezeichnung: SPANNUNGSGESTEUERTER OSZILLATOR MIT LC-SCHWINGKREIS



(57) Abstract: The invention relates to a voltage-controlled oscillator with an LC resonant circuit, especially for producing integrated voltage-controlled oscillators for the lower GHz range. The aim of the invention is to provide a voltage-controlled oscillator with an LC resonant circuit with which a continuous frequency tuning across a wide range of frequencies can be achieved with only little phase noise or phase jitter. To this end, the voltage-controlled oscillator with an LC resonant circuit with at least one inductivity can be connected to a further inductivity in periodic parallel and/or in series via a switch device that is actuated by the oscillator frequency, one control input of the switch device being connected to a variable direct current. The ratio of the duration of the conductive state and the duration of the non-conductive state of the switch devices can be modified within an oscillation period of the oscillator depending on the value of the control voltage. Corresponding to the ratio of the duration of the conductive state and the duration of the non-conductive state of the switch devices within one oscillation period of the oscillator the time-averaged, effective inductivity can be modified depending on the value of the control voltage.

(57) Zusammenfassung: Die Erfindung betrifft einen spannungsgesteuerten Oszillator mit LC-Schwingkreis, insbesondere zur Realisierung integrierter spannungsgesteuerter Oszillatoren für den unteren GHz-Bereich. Es ist Aufgabe der Erfindung, einen spannungsgesteuerten Oszillator mit LC-Schwingkreis vorzuschlagen, mit dem insbesondere bei geringem Phasenrauschen und Phasenjitter eine kontinuierliche Frequenzdurchstimmbarkeit in einem weiten Bereich erzielbar ist. Erfindungsgemäß wird die Aufgabe dadurch gelöst, dass bei einem spannungsgesteuerten Oszillator mit einem LC-Schwingkreis mit mindestens einer Induktivität über eine mit der Oszillatorfrequenz

betätigte Schaltvorrichtung eine weitere Induktivität periodisch parallel und/oder in Reihe schaltbar ist und dass ein Steuereingang der Schaltvorrichtung an eine veränderbare Gleichspannung angeschlossen ist. Dabei ist das Verhältnis der Dauer des leitenden

[Fortsetzung auf der nächsten Seite]

WO 00/76057 A1

Voltage-controlled oscillator with an LC-resonant circuit

The invention concerns a voltage-controlled oscillator with an LC-resonant circuit, in particular for implementing integrated voltage-controlled oscillators for the lower GHz range.

Integrated circuits involve using voltage-controlled oscillators which
5 are mostly in the form of ring oscillators or LC-oscillators. Ring oscillators are distinguished by a high degree of frequency tunability. That advantage however is impaired by a strong phase noise and a severe phase jitter. In the case of LC-oscillators frequency tunability is predominantly implemented by means of variable capacitors, for example
10 capacitor diodes. Those oscillators admittedly involve a lower level of phase noise and a lesser degree of phase jitter, but frequency tunability is in most cases seriously reduced.

JP 093 215 38 A describes a voltage-controlled LC-oscillator circuit in which a part of the inductance is short-circuited by means of a
15 switching transistor for given periods of time, whereby the inductive component is reduced at times in such a way that alternate operation of the frequency in two frequency bands is possible.

Apart from the switching operation which is substantially slower than the period duration in the desired frequency range, such an
20 arrangement does not permit continuous tuning of the frequency in a wide frequency range.

A similar principle is also described in: A. Kral et al "RF-CMOS-Oscillators with Switched Tuning", Custom Integrated Circuits Conference (CICC'98), pp. 555 - 558. In the case of a fully integrated CMOS-
25 oscillator for a frequency range of between 1 and 2 GHz a tuning range of about 26% is achieved by switching between a plurality of discrete inductance values.

Besides the use of switching elements which adversely influence phase noise and phase jitter, that arrangement is seen to suffer from the

disadvantage that, in spite of the circuit being of a high degree of complexity, it was only possible to achieve a relatively limited frequency tuning range. In addition the switching of discrete inductance values means that it is only possible to achieve quasi-continuous frequency tuning which has to be supplemented by capacitive tuning.

In integrated radio systems the oscillator must enjoy a relatively great tuning range in order to compensate for technology and temperature fluctuations and to cover the receiving and transmitting band respectively.

With operating voltages in modern technologies becoming smaller and smaller the available voltage range for the control voltage of the voltage-controlled oscillator (VCO) is becoming progressively smaller. That means that the necessary sensitivity of the oscillation frequency of the oscillator in relation to control voltage variations increases. The consequence of this is that, upon integration of the VCO into a phase-locked loop (PLL) the noise of the control voltage causes severe phase noise. That problem is becoming more acute with down-scaling of the technology, which goes hand-in-hand with the reduction in the supply voltage.

Therefore the object of the invention is to propose a voltage-controlled oscillator with an LC-resonant circuit, with which the disadvantages of the state of the art are overcome and with which continuous frequency tunability in a wide range can be achieved in particular with a low level of phase noise and a low level of phase jitter.

In accordance with the invention that object is attained in that, in a voltage-controlled oscillator with an LC-resonant circuit there can be periodically switched in parallel and/or in series with at least one inductor a further inductor by way of a switching means actuated with the oscillator frequency and that a control input of the switching means is connected to a variable dc voltage. Advantageously a further inductor can be periodically switched in parallel and/or series with a plurality of inductors

by way of a respective controllable switching means. The controllable switching means are periodically in a conducting state and then a non-conducting state. They are controllable by a variable control voltage. In that respect the relationship of the duration of the conducting state and the duration of the non-conducting state of the switching means is variable within an oscillation period of the oscillator in dependence on the value of the control voltage. In accordance with the relationship of the duration of the conducting state and the duration of the non-conducting state of the switching means within an oscillation period of the oscillator the time-averaged effective inductance is variable in dependence on the value of the control voltage. The controllable switching means are advantageously switching transistors and in particular MOSFETs whose gate terminals are connected to the input of the control voltage and whose source terminals are connected to parts of the circuit arrangement carrying the oscillator frequency. Advantageously the oscillator is constructed using a CMOS or bipolar technology and can preferably be used in frequency synthesizers for wide-band systems and for multi-band uses and for clock generation and clock recovery in high-speed circuits such as for example microprocessors and memories.

The teaching of the invention involves replacing the coils in a resonant circuit by pairs of coils which are connected in parallel and/or in series and of which a respective one of the coils is connected to a switch which is periodically opened and closed. That means that in each case only one coil or the parallel and/or series connection of both coils is operative. The period of time during which the switch is closed within an oscillation period is controlled by a control voltage. The time-averaged effective inductance can thus be altered in a wide range. This results in the desired continuous frequency tunability.

The features of the invention, besides being set forth in the claims, are also to be found in the description and the drawings, in which respect the individual features each on their own or in pluralities in the form of

sub-combinations represent patentable configurations in respect of which protection is claimed herein. Embodiments by way of example of the invention are described in greater detail hereinafter. In the accompanying drawings:

5 Figure 1 shows a voltage-controlled oscillator according to the invention,

Figure 2 shows a diagram of the oscillator frequency as a function of the control voltage,

10 Figure 3 shows a further embodiment of the oscillator according to the invention,

Figure 4 shows a voltage-controlled oscillator according to the invention,

Figure 5 shows a further embodiment by way of example of the oscillator according to the invention,

15 Figure 6 shows a combination circuit of a VCO with a PLL, and

Figure 7 shows a combination circuit of a VCO with two PLLs.

Example 1:

Figure 1 shows an LC-oscillator according to the invention with two co-operating semiconductor switches and a capacitor C. The inductors L_1 are arranged in two branches. Associated with each of the two inductors L_1 is a respective further inductor L_2 which can be switched in parallel with the first inductors L_1 by way of a respective switching means S_v . The gate terminals G of the switching means S_v which are in the form of MOSFETs are connected to an input V_{con} for a control voltage U_{con} while the source terminals S are connected to the output of the oscillator, which carries the oscillator frequency.

Figure 2 shows a diagram in respect of the oscillator frequency in GHz as a function of the control voltage U_{con} .

30 The mode of operation of the oscillator according to the invention is as follows: the two switching means S_v , in this embodiment being two MOSFETs, are opened at a low control voltage U_{con} during the major part

of an oscillation period of the oscillator. That state occurs as long as the gate-source voltage does not exceed the switching point of the switching means S_v . During the duration of the non-conducting state of the switching means S_v only the first inductors L_1 are effective. For a small
5 part of the oscillation period the gate-source voltage exceeds the switching point of the switching means S_v . For the duration of the now conducting state of the switching means S_v the further inductors L_2 are connected in parallel with the first inductors L_1 whereby the total value of the effective inductance reduces as a function of time. In accordance with
10 the relationship of the longer duration of the non-conducting state of the switching means S_v to the shorter duration of the conducting state thereof, there is a relatively great, time-averaged effective inductance. The oscillator frequency resulting therefrom is correspondingly low.

With an increased control voltage U_{con} the two switching means S_v
15 are opened only during a smaller part of the oscillation period and are closed during the major part thereof. In accordance with the relationship of the shorter duration of the non-conducting state of the switching means S_v to the longer duration of the conducting state thereof there is therefore a relatively low, time-averaged effective inductance. The oscillator
20 frequency resulting therefrom is correspondingly high.

As a special case it will be assumed that the inductance and quality of the pairs of coils L_1 and L_2 are identical and involve the same magnitudes L_1 and Q_1 . For the situation involving ideal switching means S_v , the following then apply in regard to the inductance L and the quality Q
25 of the overall arrangement comprising L_1 , L_2 and the switch:

$L = L_1$, $Q = Q_1$ when the switching means S_v are opened, and

$L = L_1/2$, $Q = Q_1$ when the switching means S_v are closed.

Closure of the switching means S_v therefore causes halving of the inductance which is crucial in terms of the oscillator frequency. The
30 quality of the pairs of coils L_1 and L_2 is equal to the quality of the individual

coil. If it is considered that the following approximately applies for the oscillator frequency:

$$f_0 = 1./\sqrt{L},$$

the following relationship is found for the lower limit frequency $f_{0,\min}$ and
5 for the upper limit frequency $f_{0,\max}$ for the frequency tuning range:

$$f_{0,\max} = \sqrt{2 \cdot f_{0,\min}}$$

The following similarly applies for the general case of coils which are not necessarily the same:

$$f_{0,\max} = \sqrt{(1 + L1/L2) \cdot f_{0,\min}}$$

10 Thus the frequency tuning range can still be further increased by the choice of a greater ratio of $L1/L2$.

Figure 2 shows the simulated frequency tuning range in the form of a diagram showing the oscillator frequency f_0 as a function of the control voltage U_{con} for $L1/L2 = 2$. In this embodiment the frequency tuning
15 range is about 1.25 GHz, that is to say more than an octave.

The oscillator according to the invention can be implemented in a fully integrated configuration both using CMOS technology and also bipolar technology. It can advantageously be used in frequency synthesizers for wide-band systems and for multi-band uses and for clock production and
20 clock recovery in high-speed circuits such as microprocessors and memories.

Example 2:

As a further embodiment by way of example Figure 3 shows a circuit arrangement of the oscillator according to the invention with two
25 respective first inductors L_1, L_3 , in relation to each of which a further respective inductor L_2 can be connected in parallel.

The frequency tuning range can be increased by the use of more than two inductors L_1, L_2 , as demonstrated in Figure 3.

Example 3:

Figure 4 shows an LC-oscillator according to the invention with two co-operating semiconductor switches and a capacitor C. The inductors L_1 are arranged in two branches. Associated with each of the two inductors L_1 is a respective further inductor L_2 which can be connected in series with the first inductors L_1 by a respective switching means S_v . The gate terminals G of the switching means S_v which are in the form of MOSFETs are connected to an input V_{con} for a control voltage U_{con} while the source terminals S are connected to the output of the oscillator, which carries the oscillator frequency.

When the switching means S_v is closed the total inductance is of a lower value than when the switching means S_v is opened. The switching means S_v is modulated at the oscillation frequency.

The mode of operation of the oscillator according to the invention is as follows: the two switching means S_v , in this embodiment being two MOSFETs, are opened with a low voltage U_{con} at the input V_{con} during the major part of an oscillation period of the oscillator. That state occurs as long as the gate-source voltage does not exceed the switching point of the switching means S_v . During the duration of the non-conducting state of the switching means S_v the further inductors L_2 are effective, in relation to the first inductors L_1 , whereby the total value of the effective inductance is increased. For a small part of the oscillation period the gate-source voltage exceeds the switching point of the switching means S_v . Only the first inductors L_1 are effective for the duration of the now conducting state of the switching means S_v . In accordance with the relationship of the longer duration of the non-conducting state of the switching means S_v to the shorter duration of the conducting state thereof, there is a relatively high, time-averaged effective inductance. The oscillator frequency resulting therefrom is correspondingly low.

With an increased control voltage U_{con} the two switching means S_v are only opened during a smaller part of the oscillation period and closed during the greater part thereof. In accordance with the relationship of the

shorter duration of the non-conducting state of the switching means S_v to the longer duration of the conducting state thereof, there is a relatively low, time-averaged effective inductance. The oscillator frequency resulting therefrom is correspondingly higher than with a lower control
5 voltage U_{con} .

Example 4:

Figure 5 shows a combination of inductive and capacitive tuning. Besides inductive tuning, capacitive tuning is also possible.

Inductive tuning is based on the principle described in the preceding
10 embodiments. In this embodiment the inductors L_1 and L_2 are connected in parallel. The two switching means S_v are opened at a low control voltage U_{con} at the input V_{con} during the major part of an oscillation period of the oscillator. That state occurs as long as the gate-source voltage does not exceed the switching point of the switching means S_v . During
15 the duration of the non-conducting state of the switching means S_v only the first inductors L_1 are effective. For a small part of the oscillation period the gate-source voltage exceeds the switching point of the switching means S_v . For the duration of the now conducting state of the switching means S_v the further inductors L_2 are connected in parallel with
20 the first inductors L_1 whereby the total value of the effective inductance decreases as a function of time. In accordance with the relationship of the longer duration of the non-conducting state of the switching means S_v to the shorter duration of the conducting state thereof there is a relatively high time-averaged effective inductance. The oscillator frequency
25 resulting therefrom is correspondingly low.

With an increased control voltage U_{con} the two switching means S_v are opened only during a smaller part of the oscillation period and are closed during the major part thereof. In accordance with the relationship of the shorter duration of the non-conducting state of the switching means
30 S_v to the longer duration of the conducting state thereof there is a

relatively low, time-averaged effective inductance. The oscillator frequency resulting therefrom is correspondingly high.

To provide for capacitive tuning integrated in the resonant circuit is a variable capacitance which in this embodiment is embodied by means of two p-MOSFETs M_1 , M_2 in the form of variable capacitor diodes. The input V_{con} permits tuning of the frequency on the basis of the principle described in the preceding embodiments while a control voltage U_{tune} at the input V_{tune} determines the oscillation frequency by way of the time-averaged capacitance. It is now possible to use V_{con} in order to compensate for technology fluctuations while V_{tune} is used for fine tuning by means of a phase-locked loop PLL, as shown in Figure 6. In this case, the input V_{tune} of the VCO is connected to the output of the phase-locked loop PLL and the oscillator output of the voltage-controlled oscillator VCO is connected to the input of the phase-locked loop PLL.

In this case it is possible to use a relatively low VCO-gain $K = df_0/dU_{tune}$. In that way the effect of noise within the phase-locked loop PLL on the phase noise of the voltage-controlled oscillator VCO is minimized. The noise of the inductive control voltage at the input V_{con} can be blocked by means of a large capacitance.

Example 5:

A modified variant is illustrated in Figure 7. There, the oscillator output is connected to the inputs of two phase-locked loops PLL1 and PLL2. The input V_{tune} of the voltage-controlled oscillator VCO is connected to the output of the phase-locked loop PLL1 while the input V_{con} of the voltage-controlled oscillator VCO is connected to the output of the phase-locked loop PLL2.

The phase-locked loop PLL2 serves to compensate for technology and temperature fluctuations while the phase-locked loop PLL1 serves for fine tuning of the oscillation frequency.

This method is particularly suitable for a modulation method which is referred to as frequency hopping. This is a special code division

multiple access method (CDMA) in which the transmitting and receiving frequency are altered in respect of time in accordance with a predetermined code. This can be implemented by means of the phase-locked loop PLL1 while the very slow phase-locked loop PLL2 provides for
5 coarse setting of the frequency.

A use of the invention is the "Bluetooth" standard for wireless communication over short distances. The frequency hopping method is used there. The demands in terms of phase noise are not too high there, which makes an integrated CMOS-solution a possibility.

10 A voltage-controlled oscillator with an LC-resonant circuit was described in the foregoing description by means of specific embodiments. It should be noted however that the present invention is not limited to the details of the description in the specific embodiments as modifications and alterations are claimed within the scope of the claims.

CLAIMS

1. A voltage-controlled oscillator (VCO) with an LC-resonant circuit characterized in that there can be periodically connected in parallel and/or in series with at least one inductor (L_1) a further inductor (L_2) by way of a switching means (S_v) actuated at the oscillator frequency and that a control input (V_{con}) of the switching means (S_v) is connected to a variable dc voltage U_{con} .
2. A voltage-controlled oscillator (VCO) as set forth in claim 1 characterized in that there can be periodically connected in parallel and/or in series with a plurality of inductors (L_1) a further inductor (L_2) by way of a respective controllable switching means (S_v).
3. A voltage-controlled oscillator (VCO) as set forth in claim 1 or claim 2 characterized in that the controllable switching means (S_v) are periodically in a conducting and then a non-conducting state.
4. A voltage-controlled oscillator (VCO) as set forth in one or more of claims 1 through 3 characterized in that the controllable switching means (S_v) are controllable by a variable control voltage U_{con} .
5. A voltage-controlled oscillator (VCO) as set forth in one or more of claims 1 through 4 characterized in that the relationship of the duration of the conducting state and the duration of the non-conducting state of the switching means (S_v) within an oscillation period of the oscillator (VCO) is variable in dependence on the value of the control voltage U_{con} .
6. A voltage-controlled oscillator (VCO) as set forth in one or more of the preceding claims characterized in that the time-averaged effective inductance is variable in dependence on the value of the control

voltage U_{con} in accordance with the relationship of the duration of the conducting state and the duration of the non-conducting state of the switching means (S_v) within an oscillation period of the oscillator (VCO).

7. A voltage-controlled oscillator (VCO) as set forth in one or more of the preceding claims characterized in that the controllable switching means (S_v) are switching transistors, in particular MOSFETs.

8. A voltage-controlled oscillator (VCO) as set forth in one or more of the preceding claims characterized in that the gate terminals (G) of the MOSFETs are connected to the input (V_{con}) of the control voltage U_{con} .

9. A voltage-controlled oscillator (VCO) as set forth in one or more of the preceding claims characterized in that the source terminals (S) of the MOSFETs are connected to parts of the circuit arrangement carrying the oscillator frequency.

10. A voltage-controlled oscillator (VCO) as set forth in one or more of the preceding claims characterized in that the oscillator (VCO) is of a CMOS or bipolar technology.

11. A voltage-controlled oscillator (VCO) as set forth in one or more of the preceding claims characterized in that the oscillator (VCO) is used in frequency synthesizers for wide-band systems and for multi-band uses and for clock production and clock recovery in high-speed circuits such as for example microprocessors and memories.

12. A voltage-controlled oscillator (VCO) as set forth in one or more of the preceding claims characterized in that in addition to the

voltage-controlled variation in inductance a voltage-controlled variation in capacitance is integrated in the oscillator (VCO).

13. A voltage-controlled oscillator (VCO) as set forth in claim 12 characterized in that the voltage-controlled variable capacitance is embodied by means of at least one variable capacitor diode, in particular by means of two p-MOSFETs (M_1 , M_2), wherein the effective capacitance depends on a voltage U_{tune} at an input (V_{tune}).

14. A voltage-controlled oscillator (VCO) as set forth in one or more of the preceding claims characterized in that the input (V_{tune}) of the oscillator (VCO) is connected to the output of a phase-locked loop (PLL) and the output of the voltage-controlled oscillator (VCO) is connected to the input of the phase-locked loop (PLL).

15. A voltage-controlled oscillator (VCO) as set forth in one or more of the preceding claims characterized in that the noise of the inductive control voltage at the input (V_{con}) is blocked out by means of a high capacitance between the input (V_{con}) and ground.

16. A voltage-controlled oscillator (VCO) as set forth in one or more of the preceding claims characterized in that the input (V_{tune}) of the voltage-controlled oscillator (VCO) is connected to the output of the phase-locked loop (PLL1) and the input (V_{con}) of the voltage-controlled oscillator (VCO) is connected to the output of the phase-locked loop (PLL2).

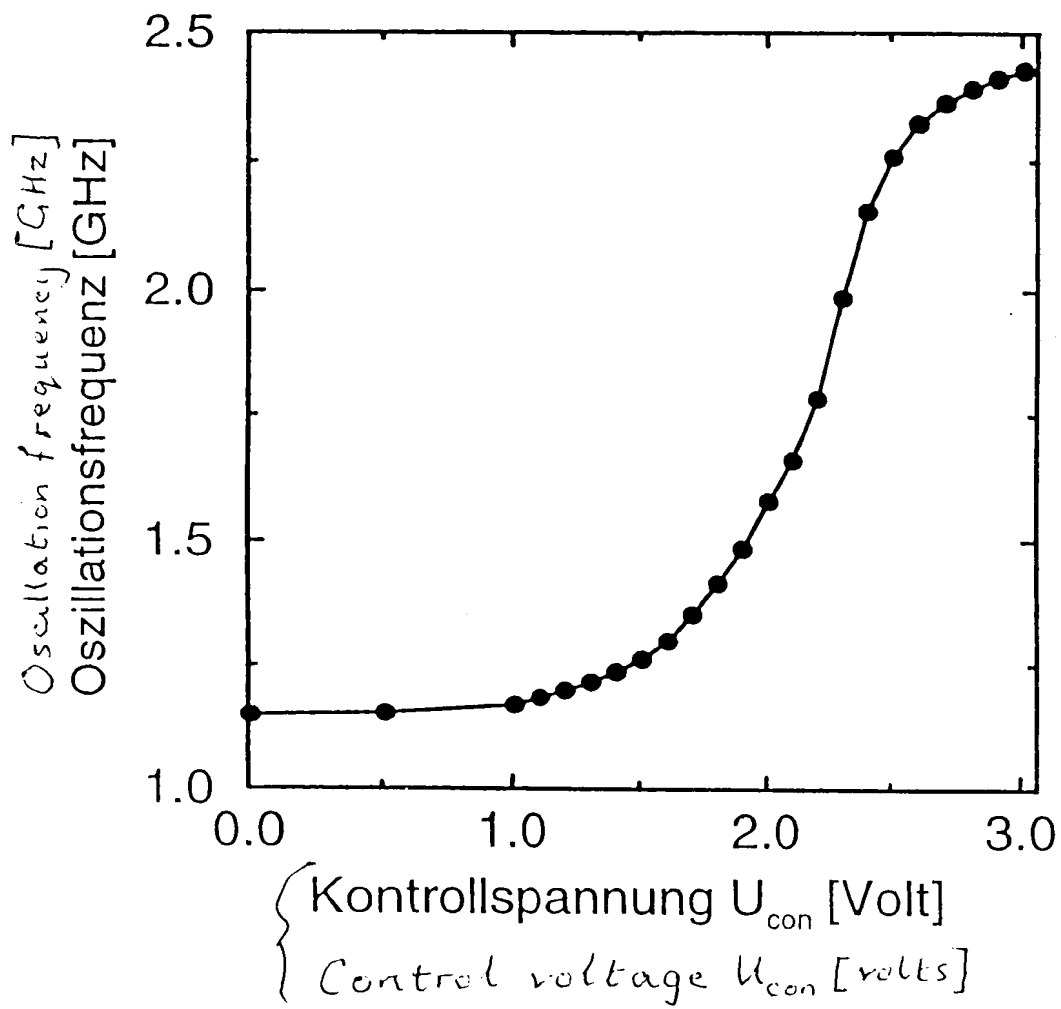


Fig. 2

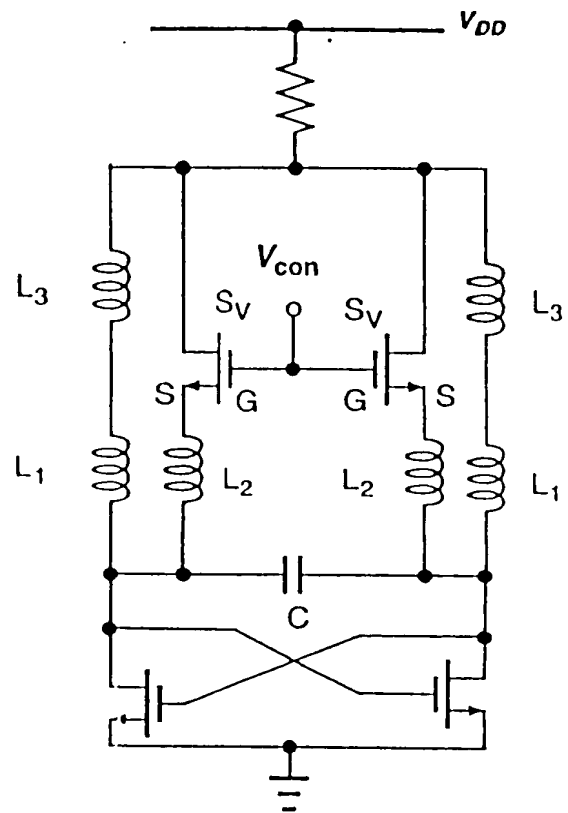


Fig. 3

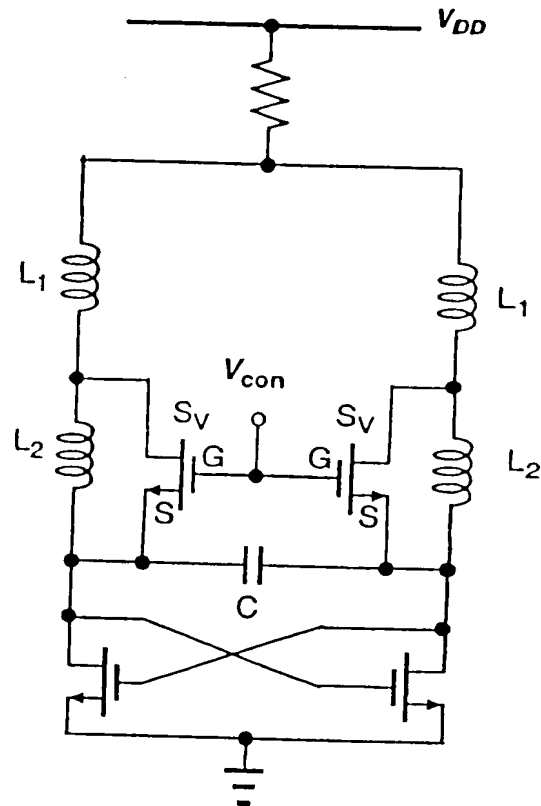


Fig. 4

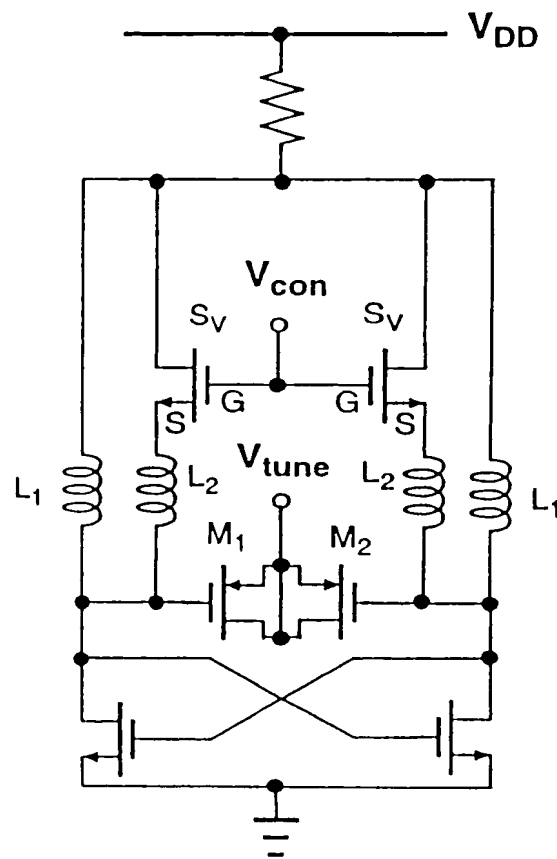


Fig. 5

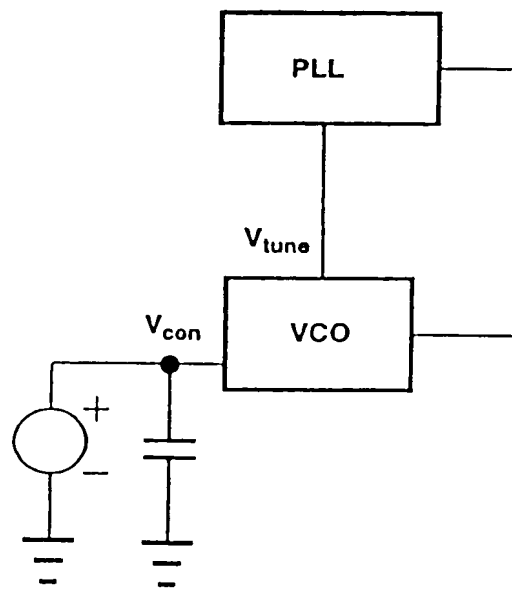


Fig. 6

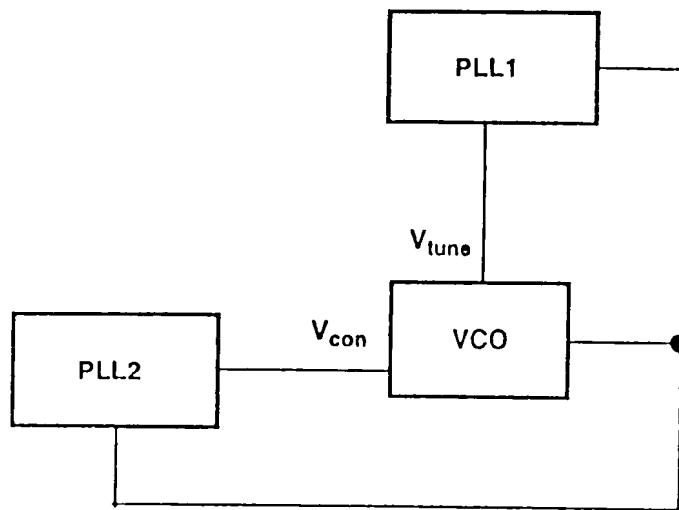


Fig. 7

Spannungsgesteuerter Oszillator mit LC-Schwingkreis

- 5 Die Erfindung betrifft einen spannungsgesteuerten Oszillator mit LC-Schwingkreis, insbesondere zur Realisierung integrierter spannungsgesteuerter Oszillatoren für den unteren GHz-Bereich.

In integrierten Schaltungen werden spannungsgesteuerte Oszillatoren meist in Form von Ringoszillatoren oder LC-Oszillatoren verwendet. Ringoszillatoren zeichnen sich durch
10 eine hohe Frequenzdurchstimmbarkeit aus. Dieser Vorteil wird jedoch durch ein starkes Phasenrauschen und ein starkes Phasenjitter beeinträchtigt. Bei LC-Oszillatoren wird die Frequenzdurchstimmbarkeit vorwiegend mit Hilfe variabler Kapazitäten, beispielsweise Kapazitätsdioden, herbeigeführt. Diese Oszillatoren weisen zwar ein geringeres Phasenrauschen und ein geringeres Phasenjitter auf, jedoch ist die
15 Frequenzdurchstimmbarkeit meist erheblich eingeschränkt.

In der JP 093 215 38 A wird eine spannungsgesteuerte LC-Oszillatorschaltung beschrieben, bei der mit Hilfe eines Schalttransistors ein Teil der Induktivität für bestimmte Zeitabschnitte kurzgeschlossen wird, wodurch sich die induktive Komponente zeitweise
20 derart verringert, daß ein wechselweiser Betrieb des Oszillators in zwei Frequenzbändern möglich ist.

Abgesehen von dem Schaltvorgang, der wesentlich langsamer als die Periodendauer in dem angestrebten Frequenzbereich ist, gestattet eine derartige Lösung nicht das kontinuierliche Durchstimmen der Frequenz in einem weiten Frequenzbereich.

Ein ähnliches Prinzip wird auch in: A. Kral et al "RF-CMOS-Oscillators with Switched
25 Tuning," Custom Integrated Circuits Conference (CICC'98), pp. 555 - 558 beschrieben. Bei einem vollintegrierten CMOS-Oszillator für einen Frequenzbereich zwischen 1 und 2 GHz wird ein Durchstimmbereich von etwa 26% durch das Schalten zwischen mehreren diskreten Induktivitätswerten erzielt.

Neben dem Einsatz von Schaltelementen, die das Phasenrauschen und das Phasenjitter
30 negativ beeinflussen, tritt bei dieser Lösung der Nachteil zu Tage, daß trotz einer hohen Komplexität der Schaltung nur ein relativ begrenzter Durchstimmbereich der Frequenz erzielt werden konnte. Zudem kann durch das Schalten diskreter Induktivitätswerte nur ein

quasikontinuierliches Durchstimmen der Frequenz erzeugt werden, welches durch kapazitives Durchstimmen ergänzt werden muss.

5 In integrierten Radiosystemen muss der Oszillator einen relativ großen Durchstimmbereich besitzen, um Technologie- und Temperaturschwankungen auszugleichen sowie das Empfangs- bzw. Sendeband zu überdecken.

Bei immer kleiner werdenden Betriebsspannungen in modernen Technologien wird der verfügbare Spannungsbereich für die Kontrollspannung des spannungsgesteuerten Oszillators (VCO) immer kleiner. Damit wächst die notwendige Empfindlichkeit der
10 Schwingfrequenz des Oszillators gegenüber Kontrollspannungsänderungen. Dies hat zur Folge, dass bei der Integration des VCOs in einer Phase-locked Loop (PLL) das Rauschen der Kontrollspannung ein starkes Phasenrauschen bewirkt. Dieses Problem verschärft sich bei Skalierung der Technologie, welche mit der Verringerung der Versorgungsspannung einhergeht.

15 Es ist somit Aufgabe der Erfindung, einen spannungsgesteuerten Oszillator mit LC-Schwingkreis vorzuschlagen, mit dem die Nachteile des Standes der Technik beseitigt werden und mit dem insbesondere bei geringem Phasenrauschen und Phasenjitter eine kontinuierliche Frequenzdurchstimmbarkeit in einem weiten Bereich erzielbar ist.

20 Erfindungsgemäß wird die Aufgabe dadurch gelöst, dass bei einem spannungsgesteuerten Oszillator mit einem LC-Schwingkreis mit mindestens einer Induktivität über eine mit der Oszillatorfrequenz betätigte Schaltvorrichtung eine weitere Induktivität periodisch parallel und/oder in Reihe schaltbar ist und dass ein Steuereingang der Schaltvorrichtung an eine
25 veränderbare Gleichspannung angeschlossen ist. Vorteilhafterweise ist mehreren Induktivitäten über je eine steuerbare Schaltvorrichtung eine weitere Induktivität periodisch parallel und/oder in Reihe schaltbar. Die steuerbaren Schaltvorrichtungen weisen periodisch einen leitenden und anschließend einen nichtleitenden Zustand auf. Sie sind durch eine veränderbare Steuerspannung steuerbar. Dabei ist das Verhältnis der Dauer des
30 leitenden Zustandes und der Dauer des nichtleitenden Zustandes der Schaltvorrichtungen innerhalb einer Schwingungsperiode des Oszillators in Abhängigkeit von dem Wert der Steuerspannung veränderbar. Entsprechend dem Verhältnis der Dauer des leitenden

Zustandes und der Dauer des nichtleitenden Zustandes der Schaltvorrichtungen innerhalb einer Schwingungsperiode des Oszillators ist die zeitgemittelte, wirksame Induktivität in Abhängigkeit von dem Wert der Steuerspannung veränderbar. Die steuerbaren Schaltvorrichtungen sind vorteilhafterweise Schalttransistoren und insbesondere MOSFET, deren Gate-Anschlüsse an den Eingang der Steuerspannung und deren Source-Anschlüsse an die Oszillatorfrequenz führende Teile der Schaltungsanordnung geschaltet sind. Vorteilhafterweise ist der Oszillator in einer CMOS- oder bipolaren Technologie ausgeführt und ist bevorzugt in Frequenzsynthesizern für Breitbandsysteme sowie für Multibandanwendungen und für die Takterzeugung und Taktrückgewinnung in Hochgeschwindigkeitsschaltungen, wie beispielsweise Mikroprozessoren und Speichern, einsetzbar.

Die Lehre der Erfindung besteht in dem Ersatz der Spulen in einem Schwingkreis durch Paare parallel und/oder in Reihe geschalteter Spulen, von denen jeweils eine der Spulen mit einem periodisch geöffneten und geschlossenen Schalter verbunden ist. Damit ist jeweils nur eine Spule beziehungsweise die Parallel- und/oder Reihenschaltung beider Spulen wirksam. Die Zeitspanne, während der der Schalter innerhalb einer Schwingungsperiode geschlossen ist, wird durch eine Steuerspannung kontrolliert. Die zeitgemittelte wirksame Induktivität lässt sich damit in einem weiten Bereich ändern. Das hat die angestrebte kontinuierliche Durchstimmbarkeit der Frequenz zur Folge.

Die Merkmale der Erfindung gehen außer aus den Ansprüchen auch aus der Beschreibung und den Zeichnungen hervor, wobei die einzelnen Merkmale jeweils für sich allein oder zu mehreren in Form von Unterkombinationen schutzfähige Ausführungen darstellen, für die hier Schutz beansprucht wird. Ausführungsbeispiele der Erfindung werden im folgenden näher erläutert. In den zugehörigen Zeichnungen zeigen:

- Fig. 1 - einen erfindungsgemäßen spannungsgesteuerten Oszillator,
- Fig. 2 - ein Diagramm der Oszillatorfrequenz als Funktion der Steuerspannung,
- Fig. 3 - ein weiteres Ausführungsbeispiel des erfindungsgemäßen Oszillators,
- Fig. 4 - einen erfindungsgemäßen spannungsgesteuerten Oszillator,
- Fig. 5 - ein weiteres Ausführungsbeispiel des erfindungsgemäßen Oszillators,

Fig. 6 – eine Kombinationsschaltung eines VCO mit einer PLL und

Fig. 7 – eine Kombinationsschaltung eines VCO mit zwei PLLs.

Beispiel 1:

- 5 **Fig. 1** zeigt einen erfindungsgemäßen LC-Oszillator mit zwei zusammenwirkenden Halbleiterschaltern und einer Kapazität C . Die Induktivitäten L_1 sind in zwei Zweigen angeordnet. Den beiden Induktivitäten L_1 ist jeweils eine weitere Induktivität L_2 zugeordnet, die durch je eine Schaltvorrichtung S_V zu den ersten Induktivitäten L_1 parallel schaltbar sind. Die Gate-Anschlüsse G der als MOSFET ausgeführten Schaltvorrichtungen
- 10 S_V sind an einen Eingang V_{con} für eine Steuerspannung U_{con} geschaltet, während die Source-Anschlüsse S mit dem die Oszillatorfrequenz führenden Ausgang des Oszillators verbunden sind.

Fig. 2 zeigt ein Diagramm der Oszillatorfrequenz in GHz als eine Funktion der Steuerspannung U_{con} .

- 15 Die Funktion des erfindungsgemäßen Oszillators ist folgende: Die beiden Schaltvorrichtungen S_V , in diesem Ausführungsbeispiel zwei MOSFET, sind bei einer niedrigen Steuerspannung U_{con} während des größten Teils einer Schwingungsperiode des Oszillators geöffnet. Dieser Zustand tritt ein, so lange die Gate-Source-Spannung den Schaltpunkt der Schaltvorrichtungen S_V nicht übersteigt. Während der Dauer des nichtleitenden Zustandes der Schaltvorrichtungen S_V sind nur die ersten Induktivitäten L_1
- 20 wirksam. Für einen geringen Teil der Schwingungsperiode übersteigt die Gate-Source-Spannung den Schaltpunkt der Schaltvorrichtungen S_V . Für die Dauer des nunmehr leitenden Zustandes der Schaltvorrichtungen S_V sind die weiteren Induktivitäten L_2 zu den ersten Induktivitäten L_1 parallel geschaltet, wodurch sich der Gesamtwert der wirksamen
- 25 Induktivität in einer Funktion der Zeit verringert. Entsprechend dem Verhältnis der längeren Dauer des nichtleitenden Zustandes der Schaltvorrichtungen S_V zu der kürzeren Dauer ihres leitenden Zustandes ergibt sich eine relativ große zeitgemittelte, wirksame Induktivität. Die daraus resultierende Oszillatorfrequenz ist entsprechend niedrig.

- Bei einer erhöhten Steuerspannung U_{con} sind die beiden Schaltvorrichtungen S_V nur
- 30 während eines geringeren Teils der Schwingungsperiode geöffnet und während ihres größeren Teils geschlossen. Entsprechend dem Verhältnis der kürzeren Dauer des nichtleitenden Zustandes der Schaltvorrichtungen S_V zu der längeren Dauer ihres leitenden

Zustandes ergibt sich eine relativ geringe zeitgemittelte, wirksame Induktivität. Die daraus resultierende Oszillatorfrequenz ist entsprechend hoch.

Als ein Spezialfall sei angenommen, dass die Induktivität und Güte der Spulenpaare L_1 und L_2 identisch seien und die Größenwerte L_1 und Q_1 besitzen. Für den Fall idealer Schaltvorrichtungen S_V gilt dann für die Induktivität L und die Güte Q der Gesamtanordnung bestehend aus L_1 , L_2 und dem Schalter:

$L = L_1$, $Q = Q_1$ bei geöffneten Schaltvorrichtungen S_V und

$L = L_1/2$, $Q = Q_1$ bei geschlossenen Schaltvorrichtungen S_V .

- Das Schließen der Schaltvorrichtungen S_V bewirkt also eine Halbierung der für die Oszillatorfrequenz maßgebenden Induktivität. Die Güte der Spulenpaare L_1 und L_2 ist gleich der Güte der einzelnen Spule. Beachtet man, dass für die Oszillatorfrequenz näherungsweise gilt:

$$f_0 = 1/\sqrt{L},$$

- so findet man für die untere Grenzfrequenz $f_{0,\min}$ und für die obere Grenzfrequenz $f_{0,\max}$ des Frequenzdurchstimmbereichs den Zusammenhang:

$$f_{0,\max} = \sqrt{2} \cdot f_{0,\min}.$$

Für den allgemeinen Fall nicht notwendigerweise gleicher Spulen folgt analog:

$$f_{0,\max} = \sqrt{(1 + L_1/L_2)} \cdot f_{0,\min}.$$

- Somit kann der Frequenzdurchstimmbereich durch die Wahl eines größeren Verhältnisses von L_1/L_2 noch weiter erhöht werden.

Fig. 2 zeigt den simulierten Frequenzdurchstimmbereich in der Form eines Diagramms der Oszillatorfrequenz f_0 als eine Funktion der Steuerspannung U_{con} für $L_1/L_2 = 2$. In diesem Beispiel beträgt der Frequenzdurchstimmbereich etwa 1,25 GHz, das heißt mehr als eine

- Oktave.

Der erfindungsgemäße Oszillator ist in vollintegrierter Bauweise sowohl in einer CMOS- als auch in einer bipolaren Technologie ausführbar. Er ist in vorteilhafter Weise in Frequenzsynthesizern für Breitbandssysteme sowie für Multibandanwendungen und für die Takterzeugung und Taktrückgewinnung in Hochgeschwindigkeitsschaltungen, wie

- Mikroprozessoren und Speicher, einsetzbar.

Beispiel 2:

Als ein weiteres Ausführungsbeispiel zeigt Fig. 3 eine Schaltungsanordnung des erfindungsgemäßen Oszillators mit jeweils zwei ersten Induktivitäten L_1 , L_3 , zu denen jeweils die weitere Induktivität L_2 parallel schaltbar ist.

- 5 Der Frequenzdurchstimmbereich kann durch die Verwendung von mehr als zwei Induktivitäten L_1 , L_2 erhöht werden, wie in Fig. 3 demonstriert.

Beispiel 3:

- Fig. 4 zeigt einen erfindungsgemäßen LC-Oszillator mit zwei zusammenwirkenden Halbleiterschaltern und einer Kapazität C . Die Induktivitäten L_1 sind in zwei Zweigen
10 angeordnet. Den beiden Induktivitäten L_1 ist jeweils eine weitere Induktivität L_2 zugeordnet, die durch je eine Schaltvorrichtung S_V zu den ersten Induktivitäten L_1 in Reihe schaltbar sind. Die Gate-Anschlüsse G der als MOSFET ausgeführten Schaltvorrichtungen S_V sind an einen Eingang V_{con} für eine Steuerspannung U_{con} geschaltet, während die
15 Source-Anschlüsse S mit dem die Oszillatorfrequenz führenden Ausgang des Oszillators verbunden sind.

Wenn die Schaltvorrichtung S_V geschlossen ist, hat die Gesamtinduktivität einen niedrigeren Wert als bei geöffneter Schaltvorrichtung S_V . Die Schaltvorrichtung S_V wird mit der Schwingfrequenz moduliert.

- 20 Die Funktion des erfindungsgemäßen Oszillators ist folgende: Die beiden Schaltvorrichtungen S_V , in diesem Ausführungsbeispiel zwei MOSFET, sind bei einer niedrigen Steuerspannung U_{con} am Eingang V_{con} während des größten Teils einer Schwingungsperiode des Oszillators geöffnet. Dieser Zustand tritt ein, solange die Gate-Source-Spannung den Schaltpunkt der Schaltvorrichtungen S_V nicht übersteigt. Während
25 der Dauer des nichtleitenden Zustandes der Schaltvorrichtungen S_V sind die weiteren Induktivitäten L_2 zu den ersten Induktivitäten L_1 wirksam, wodurch sich der Gesamtwert der wirksamen Induktivität vergrößert. Für einen geringen Teil der Schwingungsperiode übersteigt die Gate-Source-Spannung den Schaltpunkt der Schaltvorrichtungen S_V . Für die Dauer des nunmehr leitenden Zustandes der Schaltvorrichtungen S_V sind nur die ersten
30 Induktivitäten L_1 wirksam. Entsprechend dem Verhältnis der längeren Dauer des nichtleitenden Zustandes der Schaltvorrichtungen S_V zu der kürzeren Dauer ihres leitenden Zustandes ergibt sich eine relativ große zeitgemittelte, wirksame Induktivität. Die daraus

resultierende Oszillatorfrequenz ist entsprechend niedrig.

Bei einer erhöhten Steuerspannung U_{con} sind die beiden Schaltvorrichtungen S_V nur während eines geringeren Teils der Schwingungsperiode geöffnet und während ihres größeren Teils geschlossen. Entsprechend dem Verhältnis der kürzeren Dauer des nichtleitenden Zustandes der Schaltvorrichtungen S_V zu der längeren Dauer ihres leitenden Zustandes ergibt sich eine relativ kleine zeitgemittelte, wirksame Induktivität. Die daraus resultierende Oszillatorfrequenz ist entsprechend höher als bei geringerer Steuerspannung U_{con} .

10 Beispiel 4:

Fig. 5 zeigt eine Kombination von induktiver und kapazitiver Abstimmung. Neben der induktiven Abstimmung ist zusätzlich eine kapazitive Abstimmung möglich.

Die induktive Abstimmung basiert auf dem in den vorangegangenen Ausführungsbeispielen erläuterten Prinzip. In diesem Ausführungsbeispiel sind die

15 Induktivitäten L_1 und L_2 parallel geschaltet. Die beiden Schaltvorrichtungen S_V sind bei einer niedrigen Steuerspannung U_{con} am Eingang V_{con} während des größten Teils einer Schwingungsperiode des Oszillators geöffnet. Dieser Zustand tritt ein, so lange die Gate-Source-Spannung den Schaltpunkt der Schaltvorrichtungen S_V nicht übersteigt. Während der Dauer des nichtleitenden Zustandes der Schaltvorrichtungen S_V sind nur die ersten

20 Induktivitäten L_1 wirksam. Für einen geringen Teil der Schwingungsperiode übersteigt die Gate-Source-Spannung den Schaltpunkt der Schaltvorrichtungen S_V . Für die Dauer des nunmehr leitenden Zustandes der Schaltvorrichtungen S_V sind die weiteren Induktivitäten L_2 zu den ersten Induktivitäten L_1 parallel geschaltet, wodurch sich der Gesamtwert der wirksamen Induktivität in einer Funktion der Zeit verringert. Entsprechend dem Verhältnis

25 der längeren Dauer des nichtleitenden Zustandes der Schaltvorrichtungen S_V zu der kürzeren Dauer ihres leitenden Zustandes ergibt sich eine relativ große zeitgemittelte, wirksame Induktivität. Die daraus resultierende Oszillatorfrequenz ist entsprechend niedrig.

Bei einer erhöhten Steuerspannung U_{con} sind die beiden Schaltvorrichtungen S_V nur während eines geringeren Teils der Schwingungsperiode geöffnet und während ihres größeren Teils geschlossen. Entsprechend dem Verhältnis der kürzeren Dauer des nichtleitenden Zustandes der Schaltvorrichtungen S_V zu der längeren Dauer ihres leitenden Zustandes ergibt sich eine relativ geringe zeitgemittelte, wirksame Induktivität. Die daraus

30

resultierende Oszillatorfrequenz ist entsprechend hoch.

Zur kapazitiven Abstimmung ist eine veränderbare Kapazität im Schwingkreis integriert, welche in diesem Ausführungsbeispiel mittels zweier p-MOSFET M_1 , M_2 als veränderbare Kapazitätsdioden realisiert ist. Der Eingang V_{con} ermöglicht eine Abstimmung der

5 Frequenz nach dem in den vorhergehenden Ausführungsbeispielen beschriebenen Prinzip, während eine Kontrollspannung U_{tune} am Eingang V_{tune} die Schwingfrequenz über die zeitgemittelte Kapazität bestimmt. Man kann nun V_{con} benutzen, um Technologieschwankungen zu kompensieren, während V_{tune} für die Feinabstimmung mittels einer Phase-locked Loop PLL benutzt wird, wie in Fig. 6 gezeigt. Dabei sind der

10 Eingang V_{tune} des VCO mit dem Ausgang der Phase-locked Loop PLL und der Oszillatorausgang des spannungsgesteuerten Oszillators VCO mit dem Eingang der Phase-locked Loop PLL verbunden.

Dabei kann ein relativ geringer VCO-Gain $K = df_0 / dU_{tune}$ benutzt werden. Somit wird die Auswirkung des Rauschens innerhalb der Phase-locked Loop PLL auf das Phasenrauschen

15 des spannungsgesteuerten Oszillators VCO minimiert. Das Rauschen der induktiven Kontrollspannung am Eingang V_{con} kann mittels einer großen Kapazität abgeblockt werden.

Beispiel 5:

20 Eine modifizierte Variante ist in Fig. 7 dargestellt. Dort ist der Oszillatorausgang mit den Eingängen zweier Phase-locked Loops PLL1 und PLL2 verbunden. Der Eingang V_{tune} des spannungsgesteuerten Oszillators VCO ist mit dem Ausgang der Phase-locked Loop PLL1 verbunden, während der Eingang V_{con} des spannungsgesteuerten Oszillators VCO an den Ausgang der Phase-locked Loop PLL2 angeschlossen ist.

25 Die Phase-locked Loop PLL2 dient dazu, technologische und Temperaturschwankungen zu kompensieren, während die Phase-locked Loop PLL1 zur Feinabstimmung der Schwingfrequenz dient.

Diese Methode eignet sich besonders für ein Modulationsverfahren, welches als Frequency Hopping bezeichnet wird. Dies ist ein spezielles Code Division Multiple Access Verfahren

30 (CDMA), bei dem Sende- und Empfangsfrequenz nach einem vorgegebenen Code zeitlich geändert werden. Dies kann mittels Phase-locked Loop PLL1 realisiert werden, während die sehr langsame Phase-locked Loop PLL2 eine Grobeinstellung der Frequenz bewirkt.

Eine Anwendung dieser Erfindung ist der Standard „Bluetooth“ zur drahtlosen Kommunikation über kurze Entfernungen. Dort wird das Frequency Hopping Verfahren angewendet. Die Anforderungen an das Phasenrauschen sind dort nicht allzu hoch, was eine integrierte CMOS-Lösung möglich macht.

5

In der vorliegenden Beschreibung wurde anhand konkreter Ausführungsbeispiele ein spannungsgesteuerter Oszillator mit LC-Schwingkreis erläutert. Es sei aber vermerkt, dass die vorliegende Erfindung nicht auf die Einzelheiten der Beschreibung in den Ausführungsbeispielen beschränkt ist, da im Rahmen der Ansprüche Änderungen und

10

Abwandlungen beansprucht werden.

Patentansprüche

- 5 1. Spannungsgesteuerter Oszillator (VCO) mit LC-Schwingkreis, **dadurch gekennzeichnet**, dass mindestens einer Induktivität (L_1) über eine mit der Oszillatorfrequenz betätigte Schaltvorrichtung (S_V) eine weitere Induktivität (L_2) periodisch parallel und/oder in Reihe schaltbar ist und dass ein Steuereingang (V_{con}) der Schaltvorrichtung (S_V) an eine veränderbare Gleichspannung U_{con} angeschlossen
- 10 ist.
2. Spannungsgesteuerter Oszillator (VCO) nach Anspruch 1, **dadurch gekennzeichnet**, dass mehreren Induktivitäten (L_1) über je eine steuerbare Schaltvorrichtung (S_V) eine weitere Induktivität (L_2) periodisch parallel und/oder in Reihe schaltbar ist.
- 15 3. Spannungsgesteuerter Oszillator (VCO) nach Anspruch 1 oder 2, **dadurch gekennzeichnet**, dass die steuerbaren Schaltvorrichtungen (S_V) periodisch einen leitenden und anschließend einen nichtleitenden Zustand aufweisen.
- 20 4. Spannungsgesteuerter Oszillator (VCO) nach einem oder mehreren der Ansprüche 1 bis 3, **dadurch gekennzeichnet**, dass die steuerbaren Schaltvorrichtungen (S_V) durch eine veränderbare Steuerspannung U_{con} steuerbar sind.
- 25 5. Spannungsgesteuerter Oszillator (VCO) nach einem oder mehreren der Ansprüche 1 bis 4, **dadurch gekennzeichnet**, dass das Verhältnis der Dauer des leitenden Zustandes und der Dauer des nichtleitenden Zustandes der Schaltvorrichtungen (S_V) innerhalb einer Schwingungsperiode des Oszillators (VCO) in Abhängigkeit von dem Wert der Steuerspannung U_{con} veränderbar ist.

6. Spannungsgesteuerter Oszillator (VCO) nach einem oder mehreren der vorhergehenden Ansprüche, **dadurch gekennzeichnet**, dass entsprechend dem Verhältnis der Dauer des leitenden Zustandes und der Dauer des nichtleitenden Zustandes der Schaltvorrichtungen (S_V) innerhalb einer Schwingungsperiode des Oszillators (VCO) die zeitgemittelte, wirksame Induktivität in Abhängigkeit von dem Wert der Steuerspannung U_{con} veränderbar ist.
7. Spannungsgesteuerter Oszillator (VCO) nach einem oder mehreren der vorhergehenden Ansprüche, **dadurch gekennzeichnet**, dass die steuerbaren Schaltvorrichtungen (S_V) Schalttransistoren, insbesondere MOSFET, sind.
8. Spannungsgesteuerter Oszillator (VCO) nach einem oder mehreren der vorhergehenden Ansprüche, **dadurch gekennzeichnet**, dass die Gate-Anschlüsse (G) der MOSFET an den Eingang (V_{con}) der Steuerspannung U_{con} geschaltet sind.
9. Spannungsgesteuerter Oszillator (VCO) nach einem oder mehreren der vorhergehenden Ansprüche, **dadurch gekennzeichnet**, dass die Source-Anschlüsse (S) der MOSFET an die Oszillatorfrequenz führende Teile der Schaltungsanordnung geschaltet sind.
10. Spannungsgesteuerter Oszillator (VCO) nach einem oder mehreren der vorhergehenden Ansprüche, **dadurch gekennzeichnet**, dass der Oszillator (VCO) in einer CMOS- oder bipolaren Technologie ausgeführt ist.
11. Spannungsgesteuerter Oszillator (VCO) nach einem oder mehreren der vorhergehenden Ansprüche, **dadurch gekennzeichnet**, dass der Oszillator (VCO) in Frequenzsynthesizern für Breitbandsysteme sowie für Multibandanwendungen und für die Takterzeugung und Taktrückgewinnung in Hochgeschwindigkeitsschaltungen, wie beispielsweise Mikroprozessoren und Speichern, Anwendung findet.

12. Spannungsgesteuerter Oszillator (VCO) nach einem oder mehreren der vorhergehenden Ansprüche, **dadurch gekennzeichnet**, dass zusätzlich zur spannungsgesteuerten Veränderung der Induktivität eine spannungsgesteuerte Veränderung der Kapazität im Oszillator (VCO) integriert ist.
13. Spannungsgesteuerter Oszillator(VCO) nach Anspruch 12, **dadurch gekennzeichnet**, dass die spannungsgesteuerte veränderliche Kapazität mittels mindestens einer veränderbaren Kapazitätsdiode, insbesondere mittels zweier p-MOSFET (M_1 , M_2) realisiert ist, wobei die wirksame Kapazität von einer Spannung U_{tune} an einem Eingang (V_{tune}) abhängt.
14. Spannungsgesteuerter Oszillator (VCO) nach einem oder mehreren der vorhergehenden Ansprüche, **dadurch gekennzeichnet**, dass der Eingang (V_{tune}) des Oszillators (VCO) mit dem Ausgang einer Phase-locked Loop (PLL) und der Ausgang des spannungsgesteuerten Oszillators (VCO) mit dem Eingang der Phase-locked Loop (PLL) verbunden ist.
15. Spannungsgesteuerter Oszillator (VCO) nach einem oder mehreren der vorhergehenden Ansprüche, **dadurch gekennzeichnet**, dass das Rauschen der induktiven Kontrollspannung am Eingang (V_{con}) mittels einer großen Kapazität zwischen dem Eingang (V_{con}) und der Masse abgeblockt wird.
16. Spannungsgesteuerter Oszillator (VCO) nach einem oder mehreren der vorhergehenden Ansprüche, **dadurch gekennzeichnet**, dass der Eingang (V_{tune}) des spannungsgesteuerten Oszillators (VCO) ist mit dem Ausgang der Phase-locked Loop (PLL1) verbunden ist und der Eingang (V_{con}) des spannungsgesteuerten Oszillators (VCO) an den Ausgang der Phase-locked Loop (PLL2) angeschlossen ist.

Zusammenfassung

- 5 Die Erfindung betrifft einen spannungsgesteuerten Oszillator mit LC-Schwingkreis, insbesondere zur Realisierung integrierter spannungsgesteuerter Oszillatoren für den unteren GHz-Bereich.

Es ist Aufgabe der Erfindung, einen spannungsgesteuerten Oszillator mit LC-Schwingkreis vorzuschlagen, mit dem insbesondere bei geringem Phasenrauschen und Phasenjitter eine

- 10 kontinuierliche Frequenzdurchstimmbarkeit in einem weiten Bereich erzielbar ist.

Erfindungsgemäß wird die Aufgabe dadurch gelöst, dass bei einem spannungsgesteuerten Oszillator mit einem LC-Schwingkreis mit mindestens einer Induktivität über eine mit der Oszillatorfrequenz betätigte Schaltvorrichtung eine weitere Induktivität periodisch parallel und/oder in Reihe schaltbar ist und dass ein Steuereingang der Schaltvorrichtung an eine

- 15 veränderbare Gleichspannung angeschlossen ist. Dabei ist das Verhältnis der Dauer des leitenden Zustandes und der Dauer des nichtleitenden Zustandes der Schaltvorrichtungen innerhalb einer Schwingungsperiode des Oszillators in Abhängigkeit von dem Wert der Steuerspannung veränderbar. Entsprechend dem Verhältnis der Dauer des leitenden Zustandes und der Dauer des nichtleitenden Zustandes der Schaltvorrichtungen innerhalb
- 20 einer Schwingungsperiode des Oszillators ist die zeitgemittelte, wirksame Induktivität in Abhängigkeit von dem Wert der Steuerspannung veränderbar.

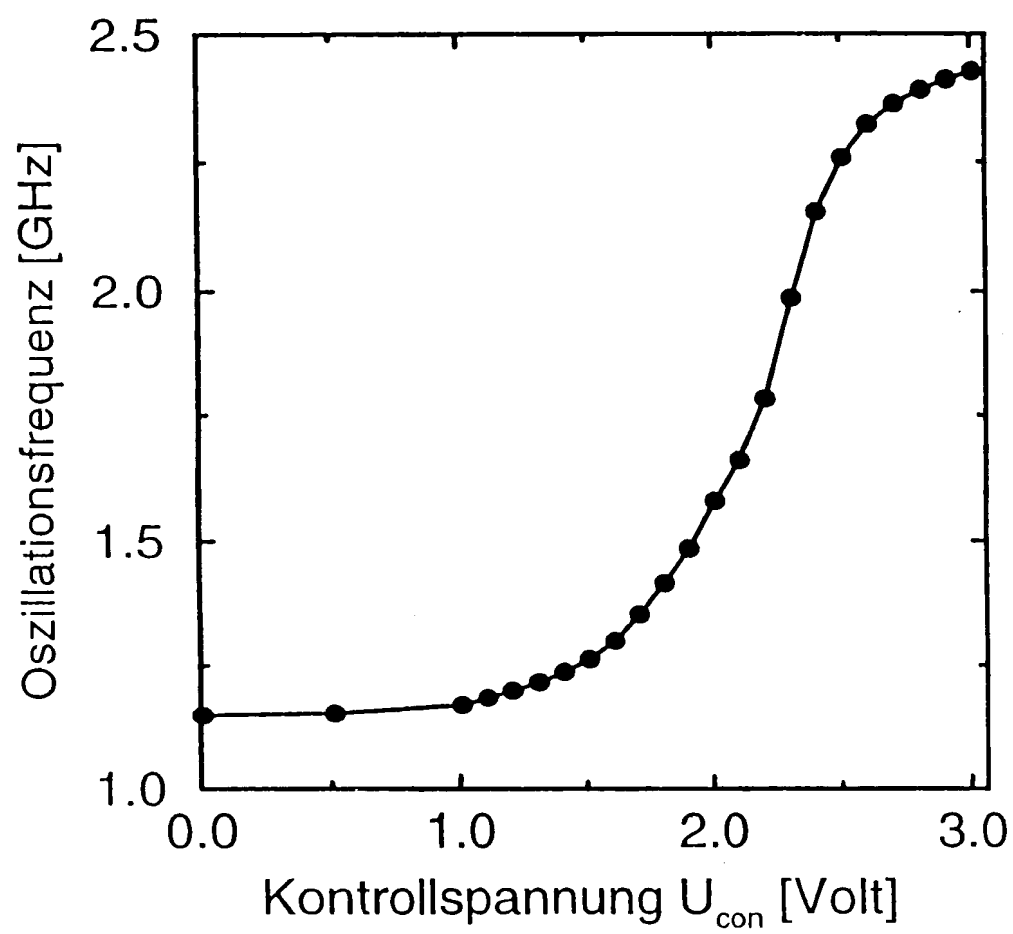


Fig. 2

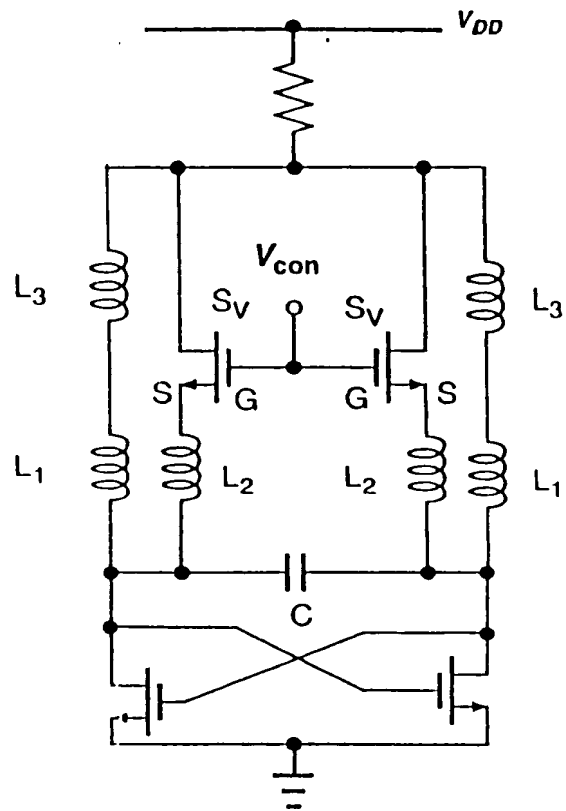


Fig. 3

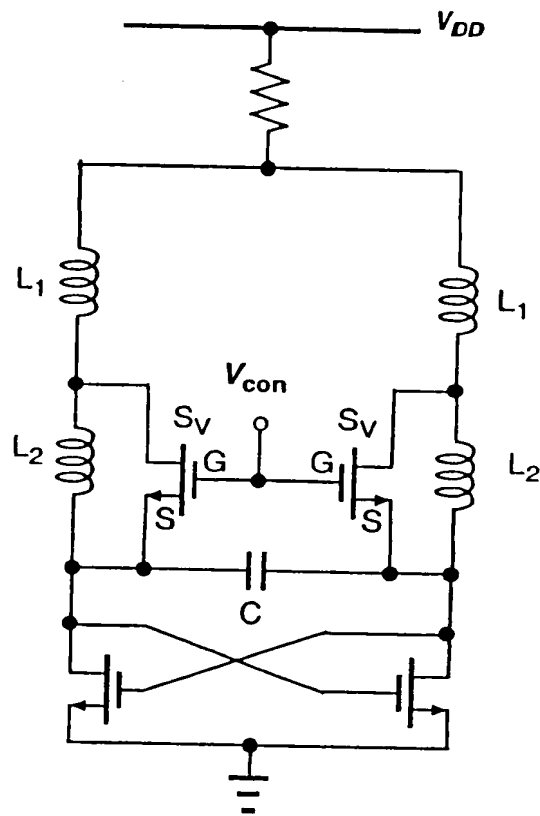


Fig. 4

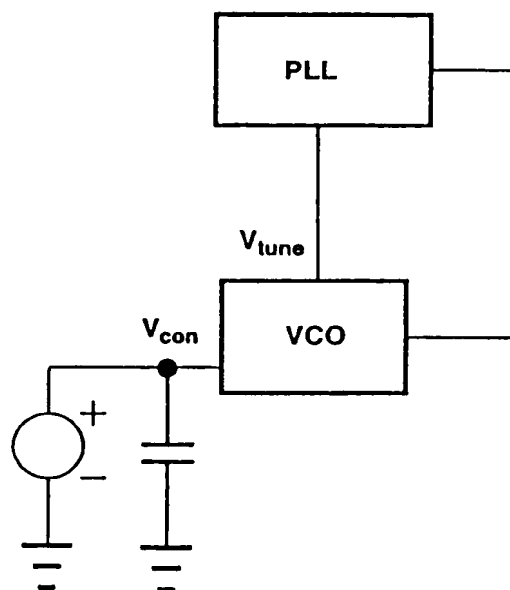


Fig. 6

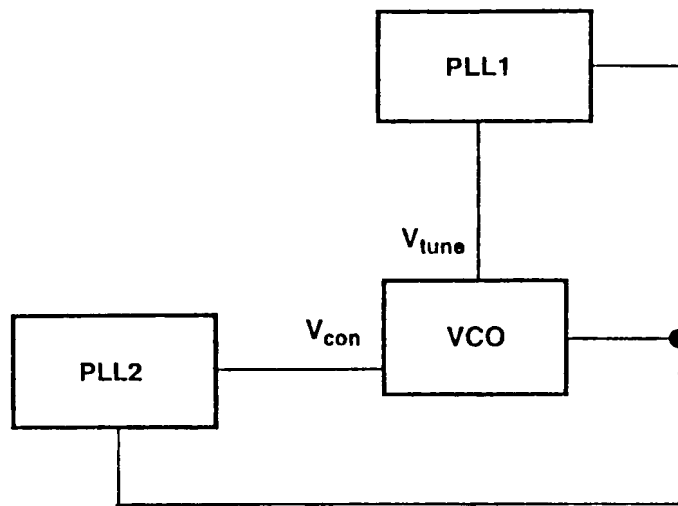


Fig. 7

Wolfgang Heitsch
Patentanwalt
Europäischer Patentvertreter

Wolfgang Heitsch Patentanwalt * Gohlsdorfer Strasse 25g * 14778 Jeserig

Europäisches Patentamt
z. H. Herrn Wichert

80298 München

Kanzlei:
Wolfgang Heitsch, Patentanwalt
Gohlsdorfer Strasse 25g * 14778 Jeserig

Tel. (033207) 51 138 * Fax (033207) 32 898

Raiffeisenbank Mittelmark eG
BLZ 160 620 48 * Konto 171 69 13

Ihr Zeichen
PCT/DE 00/01385

Ihre Nachricht

Unser Zeichen
IHP.184.PCT
Datum
20. März 2001

Prie

Patentanmeldung „Spannungsgesteuerter Oszillator mit LC-Schwingkreis“
Internationales Anmeldeaktenzeichen: PCT/DE 00/01385
Anmelder: Institut für Halbleiterphysik Frankfurt (Oder) GmbH
Erfinder: Herr Dr. Herzel, Herr Dr. Weger

hier: Erwiderung zum ersten schriftlichen Bescheid vom 22.02.2001

Sehr geehrter Herr Wichert,

auf den oben genannten Bescheid werden anliegend geänderte Patentansprüche und eine geänderte Beschreibung eingereicht. Diese erhalten Sie in einem Exemplar mit markierten Änderungen sowie in zwei Exemplaren eine Neufassung der in der Prüfung befindlichen Patentanmeldung.

Die gegebenen Hinweise waren der Anmelderin Anlass, eine Überarbeitung der in der Prüfung befindlichen Patentanmeldung vorzunehmen. Insbesondere sind die Ansprüche 1 bis 4 unter der Berücksichtigung Ihrer Anmerkungen überarbeitet worden.

In der Beschreibung, sowie in den Ansprüchen werden V_{con} , U_{con} , V_{tune} , U_{tune} , einheitlich bezeichnet als:

Steuereingang V_{con} mit Steuerspannung U_{con} und

Abstimmeingang V_{tune} Abstimmspannung U_{tune} .

Sollten Ihrerseits Fragen oder Bedenken hinsichtlich der geänderten Fassung der Patentanmeldung bestehen, möchte die Anmelderin Sie bitten, zunächst einen weiteren schriftlichen Bescheid zu erstellen.

Hilfsweise wird um eine telefonische Konsultation gebeten.

Mit freundlichen Grüßen

Wolfgang Heitsch

Anlagen:

- 2 Exemplare der Neufassung
- 1 Exemplar der ursprünglichen in der Prüfung befindlichen Patentanmeldung mit markierten Änderungen

Wolfgang Heitsch
Patentanwalt
Europäischer Patentvertreter

Wolfgang Heitsch Patentanwalt * Göhlsdorfer Straße 25g * 14778 Jeserig

Deutsches Patent- und Markenamt
Zweibrückenstraße 12
80297 München

Kanzlei:
Wolfgang Heitsch, Patentanwalt
Göhlsdorfer Straße 25g * 14778 Jeserig

Tel. (033207) 51 138 * Fax (033207) 32 898

Raiffeisenbank Mittelmark eG
BLZ 160 620 48 * Konto 171 69 13

Ihr Zeichen
PCT/DE00/01385

Ihre Nachricht

Unser Zeichen
IHP.184.PCT
Ge

Datum
18. Januar 2001

Antrag auf Berichtigung

Internationale Patentanmeldung nach dem PCT-Abkommen für EP, JP und US
Titel: „Spannungsgesteuerter Oszillator mit LC-Schwingkreis“
Internationales Aktenzeichen: PCT/DE00/01385
Anmelder: Institut für Halbleiterphysik Frankfurt (Oder) GmbH

Sehr geehrte Damen und Herren,

nach Übersendung der Veröffentlichung vom 14. Dezember 2000 der oben angegebenen PCT-Anmeldung wurde ein Fehler der englischen Übersetzung der Zusammenfassung festgestellt.

Hiermit beantrage ich, folgende Korrektur vorzunehmen:

Satz 3 der englischen Zusammenfassung lautet:
„.... connected to a variable **direct current**.“


Satz 3 muss aber lauten:
„.... connected to a variable **DC voltage**.“

Beiliegend erhalten Sie eine Kopie der Veröffentlichung mit Markierung der entsprechenden Textstelle.

Ich bitte um Weiterleitung dieses Antrages, Korrektur der Zusammenfassung und Berücksichtigung im weiteren Verfahren.

Mit freundlichen Grüßen

Anlage:
Kopie der Veröffentlichung


Wolfgang Heitsch